

UNIVERSIDADE DE SÃO PAULO
ESCOLA DE ENGENHARIA DE SÃO CARLOS

Rodolfo Rodrigues Alcantara da Silva

Projeto de módulo de aquisição para leitura de *strain*
gauges

São Carlos

2024

Rodolfo Rodrigues Alcantara da Silva

Projeto de módulo de aquisição para leitura de *strain gauges*

Monografia apresentada ao Curso de Engenharia Elétrica com Ênfase em Sistemas de Energia e Automação, da Escola de Engenharia de São Carlos da Universidade de São Paulo, como parte dos requisitos para obtenção do título de Engenheiro Eletricista.

Orientador: Prof. Dr. João Navarro Soares Jr.

**São Carlos
2024**

AUTORIZO A REPRODUÇÃO TOTAL OU PARCIAL DESTE TRABALHO,
POR QUALQUER MEIO CONVENCIONAL OU ELETRÔNICO, PARA FINS
DE ESTUDO E PESQUISA, DESDE QUE CITADA A FONTE.

Ficha catalográfica elaborada pela Biblioteca Prof. Dr. Sérgio Rodrigues Fontes da
EESC/USP com os dados inseridos pelo(a) autor(a).

D586p

da Silva, Rodolfo Rodrigues Alcantara

Projeto de módulo de aquisição para leitura de
strain gauges / Rodolfo Rodrigues Alcantara da Silva;
orientador João Navarro Soares Júnior. São Carlos,
2024.

Monografia (Graduação em Engenharia Elétrica com
ênfase em Sistemas de Energia e Automação) -- Escola de
Engenharia de São Carlos da Universidade de São Paulo,
2024.

1. amplificador operacional. 2. circuito
amplificador. 3. extensometria. 4. oversampling. 5.
strain gauge. I. Título.

FOLHA DE APROVAÇÃO

Nome: Rodolfo Rodrigues Alcantara da Silva

Título: “Projeto de módulo de aquisição para leitura de strain gauges”

**Trabalho de Conclusão de Curso defendido e aprovado
em 12 / 12 / 2024 ,**

com NOTA 7,5 (sete, cinco), pela Comissão Julgadora:

Prof. Dr. João Navarro Soares Júnior - Orientador SEL/EESC/USP

Prof Associado João Paulo Pereira do Carmo - SEL/EESC/USP

Prof. Dr. Maximilian Luppe - SEL/EESC/USP

**Coordenador da CoC-Engenharia Elétrica - EESC/USP:
Professor Associado José Carlos de Melo Vieira Júnior**

*Dedico este trabalho aos meus pais e à minha família, cuja dedicação e apoio tornaram
esta oportunidade possível.*

AGRADECIMENTOS

Agradeço aos meus pais e familiares por me apoiarem e possibilitarem essa oportunidade.

Agradeço à Talita por me apoiar principalmente em momentos difíceis e estar comigo.

Agradeço aos membros da equipe EESC USP Formula SAE por todo o conhecimento, conquistas e momentos inesquecíveis.

Agradeço à Universidade de São Paulo, aos professores e aos funcionários, que contribuem para oferecer um ambiente de excelência acadêmica e o apoio para a formação dos alunos.

Agradeço ao meu Professor orientador, João Navarro Soares Júnior, por sua paciência e dedicação, que foram essenciais para a realização desse trabalho.

RESUMO

SILVA, R. R. A. da **Projeto de módulo leitor de *strain gauges***. 2024. 73 p.
Monografia (Trabalho de Conclusão de Curso) - Escola de Engenharia de São Carlos,
Universidade de São Paulo, São Carlos, 2024.

Uma das maneiras de realizar validações estruturais de forças é por meio de *strain gauges*, mas esses necessitam de circuitos para que o sinal gerado possa ser lido. Esse trabalho apresenta o desenvolvimento de um módulo eletrônico microcontrolado para a leitura de *strain gauges* visando a obtenção de uma solução de baixo custo comparado com módulos comerciais. Foram comparadas três topologias de circuitos amplificadores, avaliando características, vantagens e desvantagens de cada uma. Após simulações e ensaios em bancada, foi selecionado um dos circuitos, seu ganho e o amplificador operacional usado. O projeto do módulo também inclui o uso de um algoritmo de *oversampling* para otimizar a escala de leitura. O módulo desenvolvido mostrou ser funcional, fornecendo leituras proporcionais aos valores de deformação teóricos numa taxa de 260 Hz, no entanto, a eficácia do algoritmo de *oversampling* não foi validada nos ensaios realizados. Apesar de limitações, o módulo atende aos requisitos estabelecidos e oferece uma alternativa relativamente acessível para aplicações específicas.

Palavras-chave: amplificador operacional, circuito amplificador, extensometria, *oversampling*, *strain gauge*.

ABSTRACT

SILVA, R. R. A. da **Acquisition module project for strain gauge reading**. 2024. 73 p. Monograph (Conclusion Course Paper) - Escola de Engenharia de São Carlos, Universidade de São Paulo, São Carlos, 2024.

One way to validate forces in structures is to use strain gauges, but there need specific circuits so that the signal they provide can be read. This thesis shows the development process of a microcontrolled electronic module for strain gauge readings acquisition, aiming to develop a low cost solution compared to commercial modules. Three amplifier circuit topologies were analyzed regarding their characteristics, positive and negative points. After the circuits' simulations and bench tests, one amplifier circuit, it's gain, and the operational amplifier used were selected. The modulo project also includes an oversampling algorithm to optimize the reading scale. The module developed in this thesis proved itself to be operational by outputting readings proportional to the theoric deformation values at 260 Hz rate, but the oversampling algorithm's effectiveness was not validated in the context of the conducted tests. Even though the module has its limitations, it complies with the established requirements and offers a relatively low cost solution for specific applications.

Keywords: Operational amplifier. Amplifier circuit. Extensometry. Oversampling. Strain gauge.

LISTA DE FIGURAS

Figura 1 – Circuito completo.	26
Figura 2 – Foto de um <i>strain gauge</i>	27
Figura 3 – Circuito de ponte de Wheatstone.	29
Figura 4 – Modelo de pequenos sinais da ponte de Wheatstone para impedância de saída diferencial.	30
Figura 5 – Modelo de pequenos sinais da ponte de Wheatstone para impedância de saída de modo comum.	31
Figura 6 – Circuito de instrumentação com um amplificador operacional.	36
Figura 7 – Circuito de instrumentação com dois amplificadores operacionais.	37
Figura 8 – Circuito de instrumentação com três amplificadores operacionais.	38
Figura 9 – Circuito para <i>offset</i> de tensão.	40
Figura 10 – Circuito da simulação com 1 Op-Amp e variação na tensão diferencial na entrada.	43
Figura 11 – Circuito da simulação com 2 Op-Amps e variação na tensão diferencial na entrada.	43
Figura 12 – Circuito da simulação com 3 Op-Amps e variação na tensão diferencial na entrada.	44
Figura 13 – Comparação entre caso nominal e casos com maior e menor saída.	45
Figura 14 – Comparação entre caso nominal e casos com maior e menor saída.	46
Figura 15 – Comparação entre caso nominal e casos com maior e menor saída.	47
Figura 16 – Resposta em frequência do circuito com 1 Op-Amp	49
Figura 17 – Resposta em frequência do circuito com 2 Op-Amps	50
Figura 18 – Resposta em frequência do circuito com 3 Op-Amps	51
Figura 19 – Circuito da simulação com 1 Op-Amp e variação de resistência da ponte de Wheatstone.	52
Figura 20 – Fonte: autor	53
Figura 21 – Ensaio em bancada	54
Figura 22 – Resultado 1 Amp Op.	55
Figura 23 – Resultado 2 Amp Ops.	56
Figura 24 – Resultado 3 Amp Ops.	57
Figura 25 – Módulo desenvolvido nesse trabalho.	58
Figura 26 – Tensão de entrada por tensão de saída no circuito amplificador do módulo.	62
Figura 27 – Célula de carga em série com corpo de prova.	63
Figura 28 – Módulo desenvolvido e <i>display</i> para célula de carga.	64
Figura 29 – Deformações medidas com <i>strain gauge</i>	65
Figura 30 – Diagrama de forças no corpo de prova imperfeito.	68

LISTA DE TABELAS

Tabela 1 – Exemplos de modelos de <i>strain gauges</i>	28
Tabela 2 – Ganhos de cada circuito.	41
Tabela 3 – Amplificadores em análise.	41
Tabela 4 – Erro v_{iof} máximo em [mV], com tolerância de 1 % dos resistores. . . .	42
Tabela 5 – Valores de ganho e <i>offsets</i> com resistores de 1% de tolerância	48
Tabela 6 – Ganhos e erros de <i>offset</i> com resistores de 5 % de tolerância.	53
Tabela 7 – Medidas no circuito com 1 Amp Op.	55
Tabela 8 – Medidas no circuito com 2 Amp Ops.	55
Tabela 9 – Medidas no circuito com 3 Amp Ops.	56
Tabela 10 – Ganhos e <i>offsets</i> obtidos nos ensaios.	57
Tabela 11 – Leituras no módulo desenvolvido.	61
Tabela 12 – Força aplicada e deformação resultante.	65
Tabela 13 – Custo dos materiais do projeto, preços podem variar	69
Tabela 14 – Comparação entre módulos	69

LISTA DE ABREVIATURAS E SIGLAS

ADC	Conversor analógico-digital
AmpOp	Amplificador operacional
CAN	<i>Controller area network</i>
LSB	<i>Least Significant Bit</i>
MCU	Microcontrolador
Op-Amp	Amplificador operacional
OVS	<i>Oversampling</i>
PTH	<i>Pin through hole</i>
SAE	Sociedade dos engenheiros automotivos
SG	<i>Strain gauge</i>
SMD	<i>Surface mount device</i>

LISTA DE SÍMBOLOS

A	Área da seção transversal de um sólido
E	Módulo de Young ou módulo de elasticidade
GF	<i>Gauge factor</i>
G_{diff}	Ganho diferencial
V_{cc}	Tensão de alimentação
V_{diff}	Tensão diferencial
v_{iof}	Tensão de <i>offset</i> de amplificadores operacionais
v_{ioff}	Tensão de <i>offset</i> em um circuito amplificador
V_{offset}	Tensão de <i>offset</i>
$Z_{in\ diff}$	Impedância de entrada diferencial

SUMÁRIO

1	INTRODUÇÃO	23
2	EMBASAMENTO	25
2.1	Objetivos e requisitos	25
2.2	<i>Strain Gauge</i>	26
2.3	Ponte de Wheatstone	28
2.4	Amplificadores operacionais	31
2.5	Algoritmo para aumentar a resolução de um ADC (<i>Oversampling</i>) .	32
2.6	Cálculo de deformação em tração	33
3	DESENVOLVIMENTO	35
3.1	Circuitos amplificadores	35
3.1.1	Diferencial - 1 Amplificador operacional	36
3.1.2	Instrumentação - 2 Amplificadores operacionais	37
3.1.3	Instrumentação - 3 Amplificadores operacionais	38
3.1.4	<i>Offset</i> de tensão	39
3.1.5	Seleção dos resistores	40
3.1.6	Seleção dos Op-Amps	41
3.1.7	Simulações	42
3.1.8	Medidas Experimentais	53
3.2	Projeto	57
3.2.1	Seleção do circuito	58
3.2.2	Microcontrolador	58
3.2.3	Seleção do ganho	59
3.2.4	Uso do algoritmo de <i>oversampling</i>	60
3.2.5	Módulo	61
3.3	Validação	61
3.3.1	Ensaio do ganho	61
3.3.2	Ensaio de leitura	62
4	ANÁLISE DE RESULTADOS	67
4.1	Circuito amplificador	67
4.2	Testes com o módulo	68
4.3	Projeto	68
5	CONCLUSÃO	71

REFERÊNCIAS	73
-------------------	----

1 INTRODUÇÃO

A medição de deformação em materiais é essencial para validações estruturais e cálculo de forças. Para esse propósito, normalmente são utilizados *strain gauges* devido à sua capacidade de detectar variações mínimas de deformação em materiais submetidos a esforços mecânicos. Contudo, a utilização prática desses dispositivos exige a implementação de circuitos eletrônicos capazes de amplificar e processar os sinais gerados, o que pode representar um desafio, especialmente quando se busca soluções de baixo custo.

Quando fiz parte da equipe de Formula SAE a combustão da EESC, vi que o orçamento dos projetos eram muito restritos, o que inviabilizava validações que se baseavam na leitura de forças de muitas peças simultaneamente. Logo foi decidido, para esse trabalho, desenvolver de um módulo eletrônico microcontrolado para a leitura de forças por meio de *strain gauges*, com foco em oferecer uma solução acessível e funcional para a aplicação em um carro de Formula SAE. A proposta inclui o projeto e a análise de diferentes topologias de circuitos amplificadores, bem como a aplicação de técnicas de otimização, como o *oversampling*, para melhorar a qualidade dos dados adquiridos. O objetivo final é fornecer uma alternativa eficaz aos módulos comerciais de alto custo, com resolução de escala e taxa de amostragem razoáveis para aplicação em validações específicas.

No segundo capítulo é feita uma revisão de conceitos fundamentais para esse trabalho. Já no terceiro capítulo é descrito o processo de teste dos circuitos, requisitos do projeto do módulo, seleção do circuito (também a seleção do amplificador operacional e resistores), características (resolução e taxa de amostragem) com e sem o algoritmo de *oversampling*, e como foram conduzidos os testes em bancada com o módulo desenvolvido. Por fim, no quarto capítulo são analisados a seleção do circuito amplificador, resultados dos testes em bancada tanto com os circuitos amplificadores quanto com o módulo, e uma comparação com um módulo comercial.

2 EMBASAMENTO

2.1 Objetivos e requisitos

O objetivo desse projeto é possibilitar validações que necessitam da leitura de força simultânea em várias peças, com deformações máximas distintas. Para isso, é necessária uma escala adequada para leitura tanto das peças que apresentam maiores deformações quanto das que apresentam menores deformações.

Além disso, é necessário que amostras sejam coletadas a uma frequência adequada para possibilitar uma boa análise de dados. Também, para salvar os dados é necessária a transmissão via rede CAN para a comunicação com um *datalogger*. Por fim, a opção de *enclosure* para o módulo impõe limitação de tamanho.

Assim, foram definidos os seguintes requisitos:

- Aferir forças exercidas em peças metálicas, com máxima deformação esperada de $740 \mu\epsilon$;
- Ter ao menos 1000 valores distintos na escala para $200 \mu\epsilon$ de deformação;
- Capacidade de leitura simultânea de 10 peças diferentes;
- Taxa de amostragem mínima de 250 Hz;
- Amostras transmitidas via rede CAN;
- Caber em uma *enclosure* de 115x75 mm.

Para possibilitar a leitura de forças foi definido que o circuito será baseado no da figura 1. Ele é composto por um *strain gauge* (R_{sg}) em uma ponte de Wheatstone, um circuito amplificador diferencial para amplificar a tensão da ponte, um filtro RC e, por fim, um microcontrolador, para efetuar os cálculos necessários.

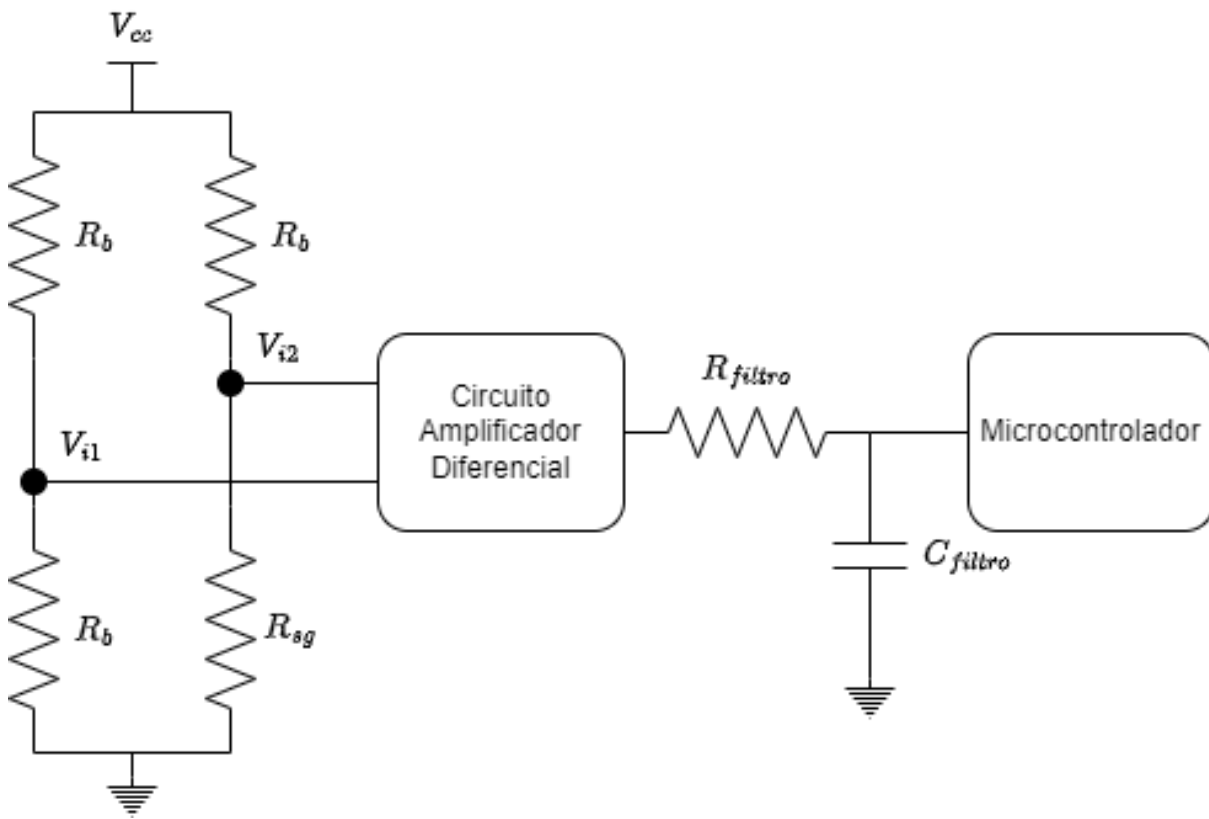


Figura 1 – Circuito completo.

Fonte: autor

2.2 Strain Gauge

Como as deformações muitas vezes não podem ser medidas por ferramentas, uma alternativa é pelo uso de *strain gauges* (figura 2), que são sensores compostos por um filme fino de metal ou semiconductor que é colado na superfície do material que se deseja monitorar. Quando o material sofre alguma deformação, seja por alongamento ou compressão, o *strain gauge* também se deforma, o que altera a sua resistência elétrica. Essa mudança na resistência é proporcional à deformação sofrida, permitindo medir o quanto o material se expandiu ou contraiu.

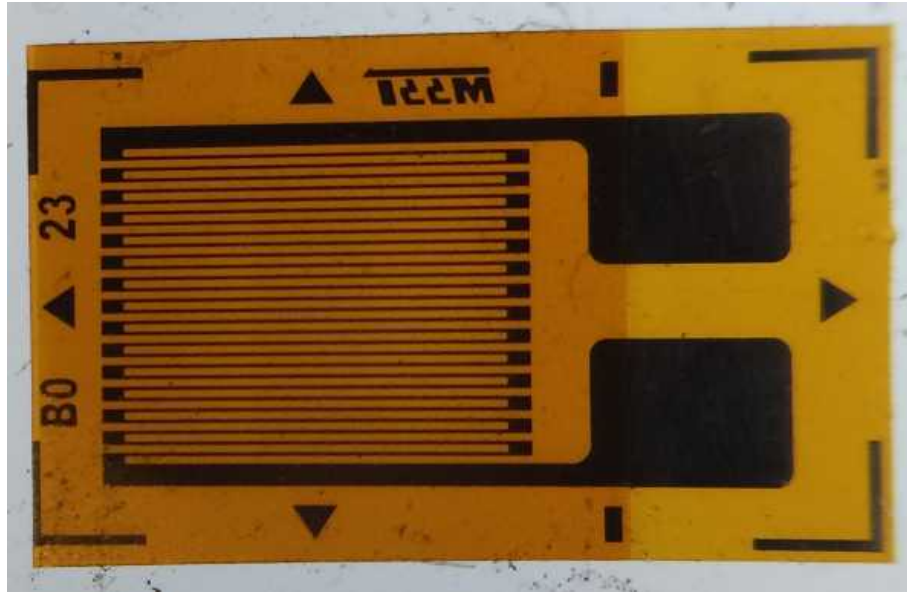


Figura 2 – Foto de um *strain gauge*.

Fonte: https://en.wikipedia.org/wiki/File:Unmounted_strain_gauge.jpg

A relação entre a deformação e a mudança de resistência é dada pelo *gauge factor*, e é descrita pela equação a seguir:

$$\frac{\Delta R}{R} = GF \cdot \frac{\Delta L}{L}. \quad (2.1)$$

onde R é a resistência inicial do *strain gauge*, ΔR é a variação de resistência do *strain gauge*, L é o comprimento medido pelo *strain gauge*, ΔL é a variação do comprimento medido pelo *strain gauge* e GF é o *gauge factor*.

Ao selecionar *strain gauges*, algumas das características a serem consideradas são:

- Resistência nominal e tolerância;
- *Gauge factor* e sua tolerância;
- STC (*self temperature compensation*).

Onde o STC indica para qual tipo de material a variação de resistência possui compensação ao variar a temperatura da superfície na qual o *strain gauge* está instalado.

Temos alguns exemplos de *strain gauges* na tabela 1, na qual vemos que para os modelos não genéricos selecionados a deformação máxima permitida tende a ser maior.

Fabricante	Modelo	Resistência	<i>Gauge factor</i>	STC	Def. máx.
Genérico	BF120-3AA	120	2,0	Aço	N. disp.
Genérico	BX120-3AA	120	2,1	Aço	2%
Genérico	BF350-3AA	350	2,1	Aço	2%
HBM	1-LY11-6/120	120	2,0	Aço	5%
HBM	1-LY11-6/350	350	2,0	Aço	5%
Kyowa	KFGS-20-120-C1-16	120	2,1	Aço inox	5%

Tabela 1 – Exemplos de modelos de *strain gauges*.

Fonte: autor

Como a variação de resistência geralmente é muito pequena, ela precisa ser amplificada para ser lida com precisão, normalmente pontes de Wheatstone são utilizadas em sistemas de medição.

2.3 Ponte de Wheatstone

A ponte de Wheatstone é um circuito elétrico utilizado para medir resistências desconhecidas com alta precisão, usando um princípio de equilíbrio de tensões. O circuito (figura 3) consiste em quatro resistências, onde três delas têm valores conhecidos e a quarta é a desconhecida que se deseja medir.

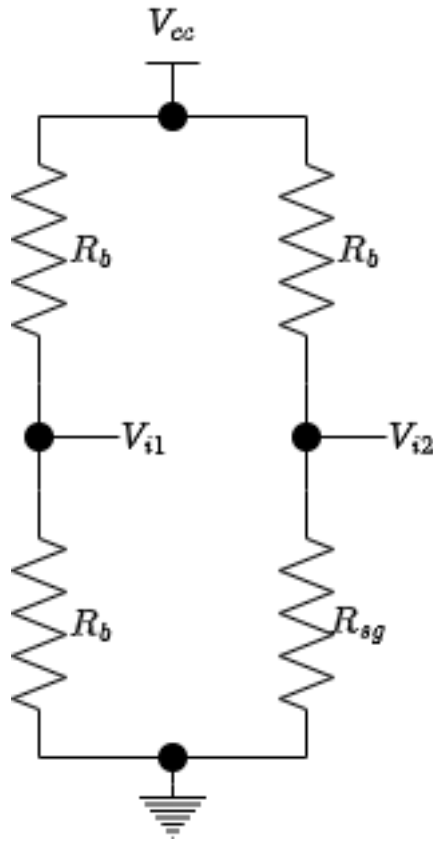


Figura 3 – Circuito de ponte de Wheatstone.

Fonte: autor

Os termos das equações 2.2 e 2.3 (tensão diferencial e tensão de modo comum) são explicados com mais detalhes por (Sedra; Smith, 2015). No caso da ponte de Wheatstone temos que:

$$V_{diff} = V_{i1} - V_{i2} = V_{cc} \cdot \left(\frac{1}{2} - \frac{R_{sg}}{R_{sg} + R_b} \right); \quad (2.2)$$

$$V_{cm} = \frac{V_{i1} + V_{i2}}{2}; \quad (2.3)$$

$$\Delta V_{diff \text{ máx}} = V_{cc} \cdot \left(\frac{R_{sg \text{ máx}}}{R_{sg \text{ máx}} + R_b} - \frac{R_{sg \text{ mín}}}{R_{sg \text{ mín}} + R_b} \right). \quad (2.4)$$

onde V_{diff} é a tensão diferencial entre as saídas da ponte de Wheatstone, V_{cm} é a tensão média com relação à referência das saídas, $\Delta V_{diff \text{ máx}}$ o valor máximo que a tensão diferencial deve atingir, R_b a resistência dos resistores da ponte, R_{sg} a resistência nominal do *strain gauge*, $R_{sg \text{ mín}}$ e $R_{sg \text{ máx}}$ a resistência mínima e a máxima que o *strain gauge* deve atingir respectivamente.

Já para determinar o valor da resistência do *strain gauge* em termos da tensão diferencial, temos:

$$R_{sg} = \frac{R_b \cdot V_{cc} - R_b \cdot V_{diff}/2}{R_b \cdot V_{cc} + R_b \cdot V_{diff}/2} \cdot R_b,$$

$$\frac{\Delta R_{sg}}{R_{sg0}} = 1 - \frac{V_{cc} - V_{diff}/2}{V_{cc} + V_{diff}/2} \quad (2.5)$$

Onde R_{sg0} é a resistência nominal do *strain gauge*. Portanto, a deformação na peça será:

$$\epsilon = \frac{\Delta L}{L} = \frac{1}{GF} \cdot \frac{\Delta R_{sg}}{R_{sg0}}. \quad (2.6)$$

Com a finalidade de simplificar os cálculos da impedância de saída, foi considerado que os valores das resistências da ponte são iguais ao valor nominal da resistência do *strain gauge*:

$$R_{sg} \approx R_b.$$

A impedância de saída diferencial (Z_{diff}) e de modo comum (Z_{cm}) podem ser calculadas com base nos modelos de pequenos sinais como indicado nas figuras 4 e 5.

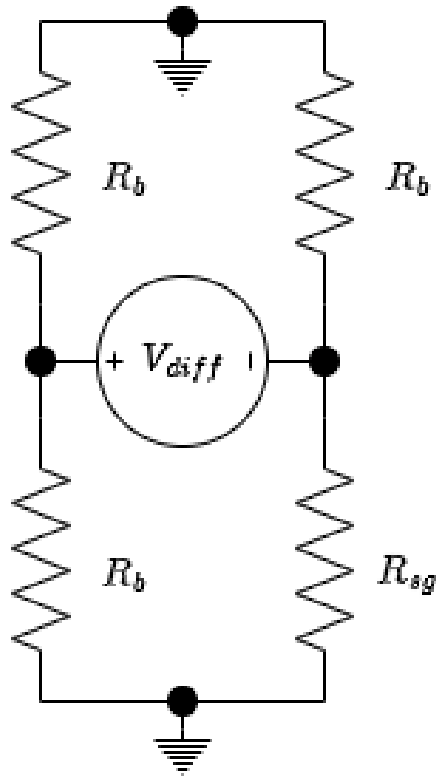


Figura 4 – Modelo de pequenos sinais da ponte de Wheatstone para impedância de saída diferencial.

Fonte: autor

$$Z_{diff} = (R_b // R_b) + (R_b // R_{sg}),$$

$$Z_{diff} \approx R_b. \quad (2.7)$$

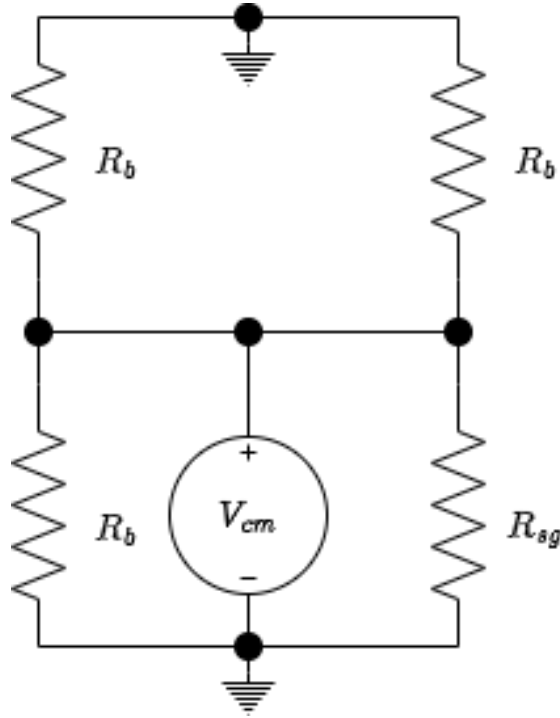


Figura 5 – Modelo de pequenos sinais da ponte de Wheatstone para impedância de saída de modo comum.

Fonte: autor

$$Z_{cm} = R_b // R_b // R_b // R_{sg},$$

$$Z_{cm} \approx \frac{R_b}{4}. \quad (2.8)$$

2.4 Amplificadores operacionais

Tendo em vista que a medida de interesse é a diferença de tensão na ponte de Wheatstone, é adequado o uso de circuitos amplificadores (capítulo 3) para condicionar o sinal para a escala adequada de um conversor analógico/digital, ou ADC. Para isso, é necessário levar em consideração algumas características de funcionamento dos Op-Amps. Estas características são descritas e explicadas com mais detalhes em (Sedra; Smith, 2015).

Podemos dizer que, para a aplicação desejada, as características mais importantes do Op-Amp são a tensão de *offset* (v_{iof}), e os limites de tensão da saída (*voltage swing*).

Com base nas seções a seguir, veremos que a v_{iof} é o único parâmetro que introduz erros visíveis na saídas dos circuitos amplificadores. Isso se deve ao fato de que é necessário utilizar altos ganhos para que a leitura equivalente à tensão diferencial da ponte de Wheatstone seja condizente com a escala do ADC.

Supondo que a alimentação do circuito seja assimétrica, é importante que a saída do Op-Amp seja capaz de ao menos chegar próximo de 0 V, o que faz com que o *voltage swing* seja uma característica importante. Nesse caso não é necessário que seja *rail-to-rail* porque a saída não deve atingir a tensão da alimentação positiva.

O ganho em malha aberta do amplificador operacional pode ser desconsiderado, uma vez que sendo muito alto, não afetará a operação do circuito.

Já a sua impedância de entrada (Z_{in}) é desprezada pois é muitas ordens de grandeza maior do que a impedância de saída da ponte de Wheatstone, mesmo para Op-Amps com transistores bipolares.

Por fim, a impedância de saída (Z_{out}) pode ser desconsiderada pois o circuito na saída do amplificador operacional consiste em um filtro passa baixa e um ADC, que apresenta uma impedância DC muito alta comparada à Z_{out} do OP-AMP.

2.5 Algoritmo para aumentar a resolução de um ADC (*Oversampling*)

Para garantir que a escala atenda bem às situações que possuam tanto pequenas quanto grandes variações, foi implementado um algoritmo de *oversampling*, que consiste em coletar várias amostras e fazer a sua média para obter bits extras a custo de uma taxa de amostragem útil reduzida. Para isso, foi considerado que os sinais lidos carregam ruído branco, o que possibilita usar as equações de (STMicroelectronics, 2023).

Para avaliar a frequência de amostragem pós *oversampling*, temos a equação:

$$F_{ovs} = \frac{F_{ADC}}{4^p}, \quad (2.9)$$

onde F_{ovs} é a taxa de amostragem pós *oversampling*, F_{ADC} é a taxa de amostragem do sinal e p é o número de bits extras a serem calculados. É necessário destacar que, como esse algoritmo calcula bits extras de resolução por meio de vários valores obtidos, há queda da taxa de amostragem, que é exponencial com relação ao número de bits extras a serem calculados.

Para a saída temos:

$$y = \left(\sum_{n=0}^{4^p-1} x[n] \right) \gg p, \quad (2.10)$$

onde y é a amostra calculada com p bits extras de resolução, e " $>>$ " é a operação de *bit-shift* para a direita. Com isso pode-se ver que o valor de y deve ser aproximadamente 2^p vezes maior do que um valor de $x[n]$, sendo assim necessário adequar a escala para conversão.

2.6 Cálculo de deformação em tração

Afim de ter uma referência para os valores de deformação obtidos por meio dos *strain gauges*, convém calcular a deformação de forma teórica com base nas características da peça aferida e da força nela aplicada. De acordo com (Norton, 2013), pode-se considerar somente a força axial para medir a deformação axial de um sólido no regime de deformação elástica.

$$\sigma = \frac{P}{A}; \quad (2.11)$$

$$\epsilon = \frac{\sigma}{E}. \quad (2.12)$$

onde σ é a tensão mecânica na peça, P é a pressão, A é área transversal, E é a força e ϵ é o *strain*.

Como o *strain* é adimensional (m/m), mas é esperado que seja muito pequeno, convém medi-lo em $\mu m/m$, ou $\mu\epsilon$ como chamado usualmente.

3 DESENVOLVIMENTO

Nesse capítulo está descrito o processo de desenvolvimento de projeto de um módulo de instrumentação para aferição de forças em peças metálicas.

3.1 Circuitos amplificadores

O projeto dos circuitos tem como requisito alimentação assimétrica, considerando uma tensão de referência para *offset* da saída. Desse modo a tensão de modo comum foi considerada sendo:

$$V_{cm} = \frac{V_{i1} + V_{i2}}{2} - V_{offset}. \quad (3.1)$$

Além disso, é necessário calcular a tensão diferencial a ser usada pela equação 2.6, tendo como base o ganho e a tensão de *offset* aplicados pelo circuito amplificador:

$$V_{out} = G_{diff} \cdot V_{diff} + V_{offset},$$

$$V_{diff} = \frac{V_{out} - V_{offset}}{G_{diff}}. \quad (3.2)$$

Para essa seção, foram selecionados para estudo os circuitos de (Piraud, 2014), onde as equações estão disponíveis. As características importantes dos circuitos a serem avaliadas são:

- G_{diff} : ganho de tensão diferencial do circuito amplificador;
- $G_{cm \text{ erro}}$: ganho de tensão de modo comum que idealmente é zero;
- v_{ioff} : tensão de *offset* do circuito amplificador (devido ao v_{iof} dos Op-Amps);
- $Z_{in \text{ diff}}$: impedância de entrada diferencial;
- $Z_{in \text{ cm}}$: impedância de entrada de modo comum.

Para as características avaliadas também é levada em consideração a tolerância dos resistores utilizados nos circuitos, indicada por " δ ".

3.1.1 Diferencial - 1 Amplificador operacional

A primeira implementação esta apresentada na figura 6. Nela temos a vantagem de custo por utilizar apenas um OP-AMP, o que reduz o custo e a *footprint* do projeto.

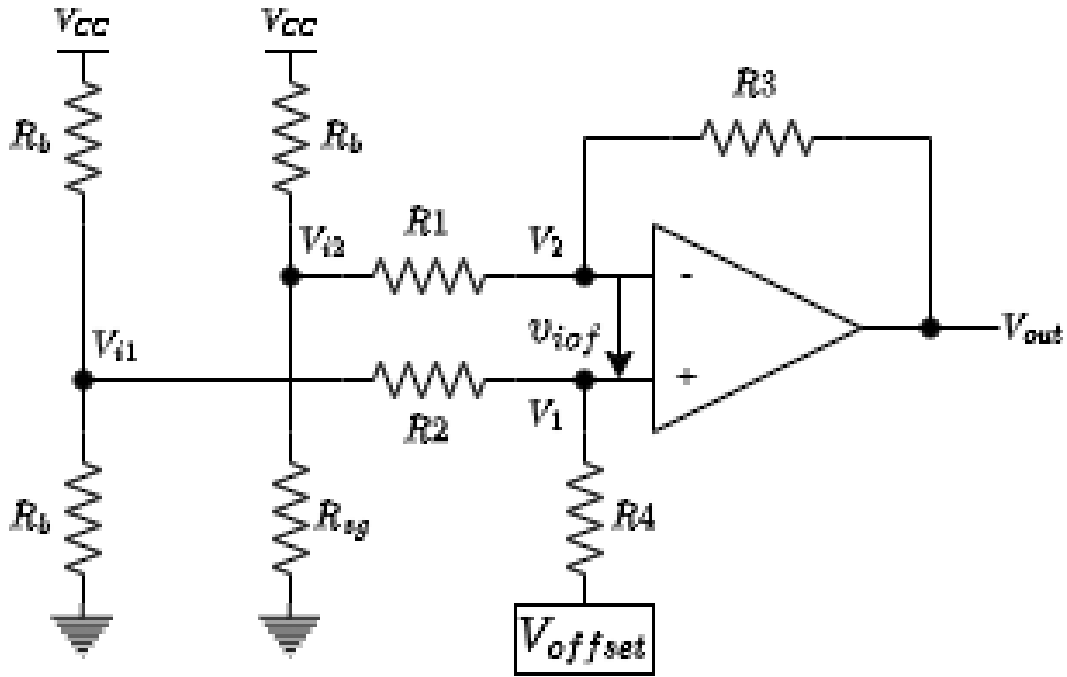


Figura 6 – Circuito de instrumentação com um amplificador operacional.

Fonte: autor

De forma a simplificar o projeto, nomeamos as resistências do circuito como usadas em (Piraud, 2014):

$$\begin{cases} R_g = R_1 = R_2 \\ R_f = R_3 = R_4 \end{cases}$$

O ganho e os erros podem ser calculados de acordo com as equações a seguir:

$$G_{diff} = \frac{R_f}{R_g}; \quad (3.3)$$

$$G_{diff \text{ erro}} = \frac{R_f}{R_g} \cdot (1 \pm 2 \cdot \delta); \quad (3.4)$$

$$G_{cm \text{ erro}} = \frac{R_f}{R_f + R_g} \cdot 4 \cdot \delta; \quad (3.5)$$

$$v_{ioff} = \pm v_{iof} \cdot \left(1 + \frac{R_f}{R_g} \cdot (1 + 2 \cdot \delta) \right). \quad (3.6)$$

Onde δ é a tolerância dos resistores R_f e R_g .

Nesse circuito, também deve-se levar em consideração a impedância de entrada diferencial e de modo comum, já que essas podem interferir na leitura do circuito.

$$Z_{in \text{ diff}} = 2 \cdot R_g, \quad (3.7)$$

$$Z_{in \text{ cm}} = \frac{R_g + R_f}{2}. \quad (3.8)$$

3.1.2 Instrumentação - 2 Amplificadores operacionais

A segunda implementação esta apresentada na figura 7 e neste caso temos dois Op-Amps.

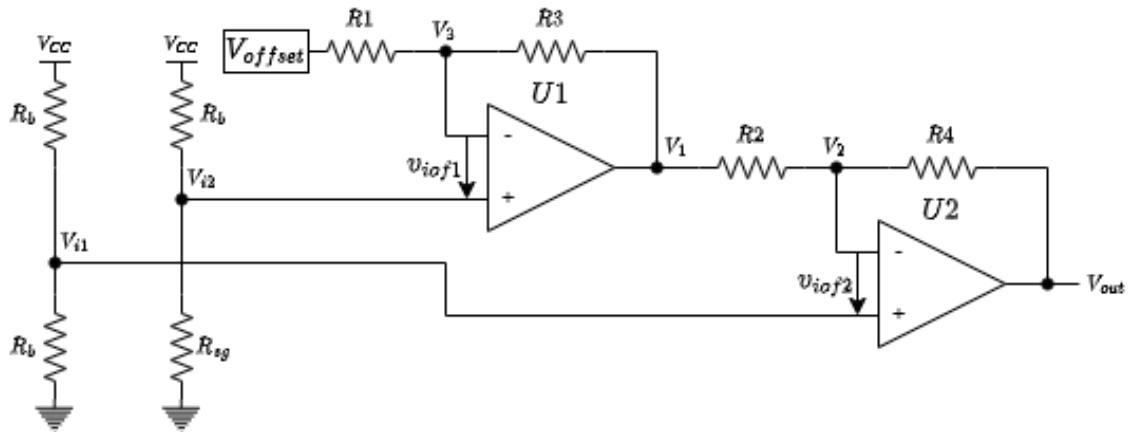


Figura 7 – Circuito de instrumentação com dois amplificadores operacionais.

Fonte: autor

Como em (Piraud, 2014), os resistores foram nomeados como:

$$\begin{cases} R_\alpha = R1 = R4 \\ R_\beta = R2 = R3 \end{cases}$$

E os parâmetros do circuito são:

$$G_{diff} = \left(1 + \frac{R_\alpha}{R_\beta} \right); \quad (3.9)$$

$$G_{diff\ erro} = \left(1 + \frac{R_\alpha}{R_\beta}\right) \cdot (1 \pm 2 \cdot \delta); \quad (3.10)$$

$$G_{cm\ erro} = 4 \cdot \delta; \quad (3.11)$$

$$v_{ioff} = \pm 2 \cdot v_{iof} \cdot \left(1 + \frac{R_\alpha}{R_\beta} \cdot (1 + 2 \cdot \delta)\right). \quad (3.12)$$

Como as duas entradas deste circuito são as entradas dos Op-Amps, tendo $Z_{in\ diff}$ quanto $Z_{in\ cm}$ são muito mais altas da que as impedâncias de saída do circuito a ser instrumentado e, portanto, $Z_{in\ diff}$ e $Z_{in\ cm}$ não precisam ser consideradas.

3.1.3 Instrumentação - 3 Amplificadores operacionais

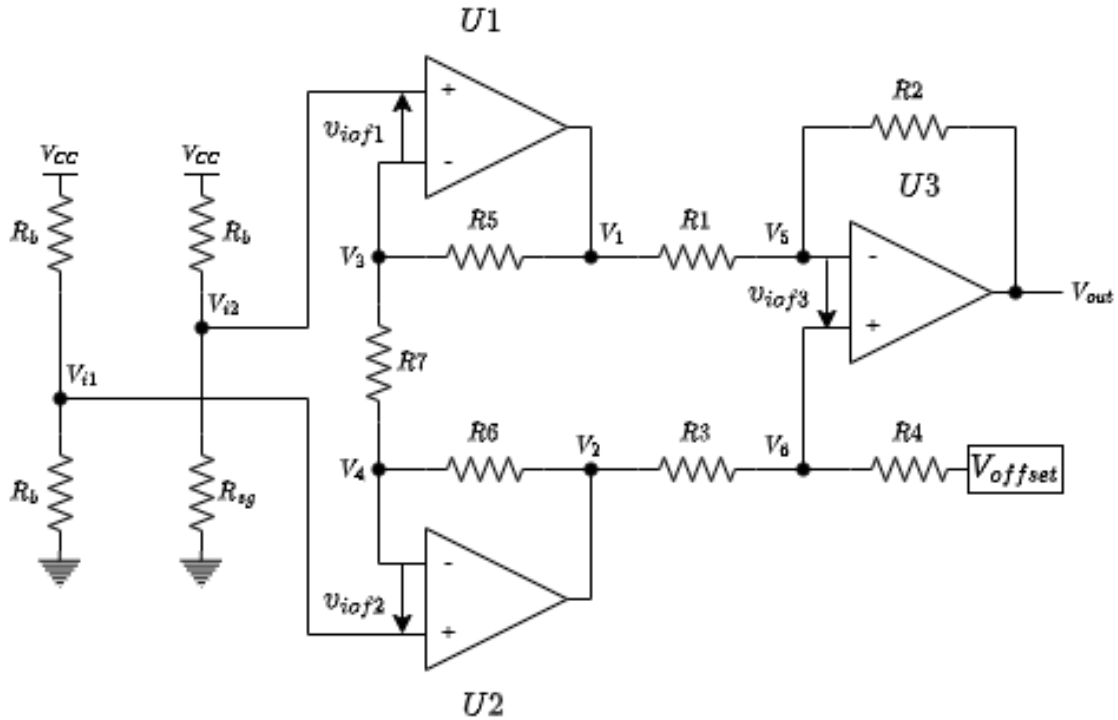


Figura 8 – Circuito de instrumentação com três amplificadores operacionais.

Fonte: autor

O último circuito amplificador a ser avaliado é o circuito da figura 8. Novamente, como em (Piraud, 2014), os resistores são nomeados:

$$\begin{cases} R_x = R1 = R3 \\ R_y = R2 = R4 \\ R_f = R5 = R6 \\ R_g = R7 \end{cases}$$

As equações para os parâmetros do circuito seguem abaixo:

$$G_{diff} = \left(1 + \frac{R_y}{R_x}\right) \cdot \left(2 + \frac{R_f}{R_g}\right); \quad (3.13)$$

$$G_{diff \text{ erro}} = \frac{R_y}{R_x} \cdot \left(1 + 2 \cdot \frac{R_f}{R_g}\right) (1 \pm 2 \cdot \delta) \pm \left(1 + 2 \cdot \frac{R_f}{R_g}\right) \cdot 2 \cdot \delta; \quad (3.14)$$

$$G_{cm \text{ erro}} = \frac{R_y}{R_x + R_y} \cdot 4 \cdot \delta; \quad (3.15)$$

$$v_{ioff} = 2 \cdot v_{iof} \frac{R_y}{R_x} \cdot \left(1 + 2 \cdot \frac{R_f}{R_g}\right) \cdot (1 + 2 \cdot \delta) + \left(1 + 2 \cdot \frac{R_f}{R_g}\right) \cdot 2 \cdot \delta + v_{iof} \cdot \left(1 + \frac{R_y}{R_x} \cdot (1 + 2 \cdot \delta)\right). \quad (3.16)$$

Assim como no circuito anterior, as entradas do circuito amplificador são entradas dos Op-Amps, o que permite desconsiderar que a impedância de entrada é muito alta.

3.1.4 Offset de tensão

Já que o circuito não irá operar com alimentação simétrica, é necessário usar um outro circuito para gerar um *offset* na curva de tensão, sendo o objetivo deslocar a saída para o meio da escala de leitura, quando tensão diferencial de entrada for igual a zero. Das opções apontadas em (Piraud, 2014) para gerar o *offset*, foi selecionada a que utiliza um amplificador operacional, como visto a seguir:

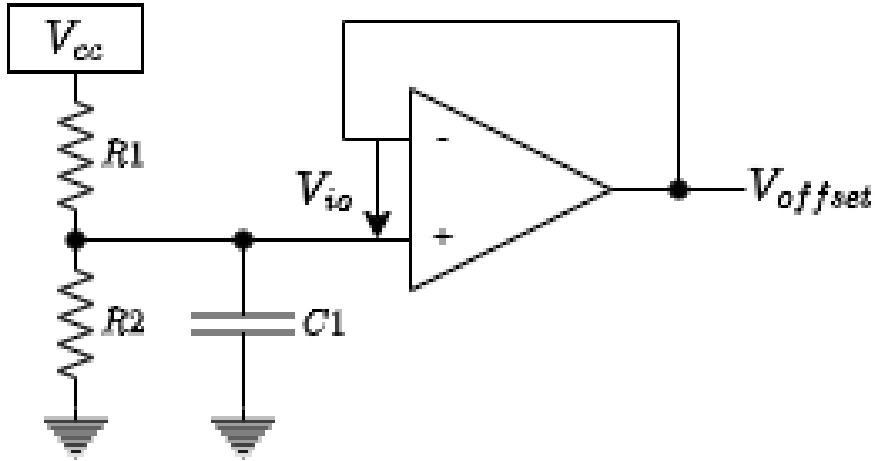


Figura 9 – Circuito para *offset* de tensão.

Fonte: autor

Para calcular a tensão de saída temos a forma simplificada:

$$V_{offset} = \frac{R2}{R1 + R2} \cdot V_{cc}. \quad (3.17)$$

Os valores mínimo e máximo da tensão de *offset*, devido aos erros dos resistores, são dados por:

$$V_{offset \text{ mín}} = \frac{R2 \cdot (1 - \delta)}{R1 \cdot (1 + \delta) + R2 \cdot (1 - \delta)} \cdot V_{cc} - v_{iof}; \quad (3.18)$$

$$V_{offset \text{ máx}} = \frac{R2 \cdot (1 + \delta)}{R1 \cdot (1 - \delta) + R2 \cdot (1 + \delta)} \cdot V_{cc} + v_{iof}. \quad (3.19)$$

onde δ é novamente a tolerância dos resistores.

O Op-Amp desse circuito não será considerado na contagem de Op-Amps dos circuitos amplificadores, pois o circuito aparece apenas uma vez e pode gerar a tensão para muitos outros circuitos.

3.1.5 Seleção dos resistores

Para fins de teste, os resistores dos circuitos foram selecionados para que o ganho seja próximo de 330. Foi considerado que seriam utilizados resistores com tolerância de 1 % para o projeto do módulo de aquisição. Portanto, os resistores selecionados foram:

Circuito com 1 Amp Op:

$$\begin{cases} R_f = 1 \text{ k}\Omega; \\ R_g = 330 \text{ k}\Omega. \end{cases}$$

Circuito com 2 Amp Ops:

$$\begin{cases} R_\alpha = 1 \text{ k}\Omega; \\ R_\beta = 330 \text{ k}\Omega. \end{cases}$$

Circuito com 3 Amp Ops:

$$\begin{cases} R_x = 1 \text{ k}\Omega; \\ R_y = 100 \text{ k}\Omega; \\ R_f = 1 \text{ k}\Omega; \\ R_g = 1 \text{ k}\Omega. \end{cases}$$

Dessa forma, temos na tabela 2 o valor esperado e os limites mínimos e máximos para o ganho de cada circuito, onde o circuito é referenciado pelo seu número de Op-Amps.

Op-Amps	G_{nom} [V/V]	$G_{mín}$ [V/V]	$G_{máx}$ [V/V]
1	330,0	326,7	333,3
2	331,0	324,4	337,6
3	300,0	293,9	306,1

Tabela 2 – Ganhos de cada circuito.

Fonte: autor

Como já mencionado sobre o circuito com 1 Amp Op, esse é o único que possui uma baixa impedância de entrada para tensões diferenciais. Com base na equação 3.7, determinamos que seu valor será de $2 \text{ k}\Omega$.

3.1.6 Seleção dos Op-Amps

Com o intuito de realizar comparações dos efeitos de diferentes Op-Amps, foram selecionados alguns modelos de Op-Amps que podem ser vistos na tabela 3. Para um funcionamento adequado dos circuitos amplificadores, é necessário que a tensão de saída dos Op-Amps tenha um *voltage swing* baixo, ou seja, que a tensão de saída possa ser próxima das tensões dos pinos de alimentação (V_{cc} e 0 V).

Fabricante	Amplificador	v_{iof} [μV]
ST Microelectronics	TSB712	300
ST Microelectronics	TSZ122	5
Texas Instruments	LM358	3000
Texas Instruments	LT1013	300

Tabela 3 – Amplificadores em análise.

Fonte: autor

Com os dados acima, podemos calcular os erros máximos de v_{iof} com base nas condições estabelecidas de ganho. A tabela 4 mostra estes erros, para diversos AmpOps e configurações. Para os cálculos foi considerado que os resistores a serem utilizados no projeto do módulo possuem 1 % de tolerância.

Op-Amps	LM358 [mV]	LT1013 [mV]	TSB712 [mV]	TSZ122 [mV]
1	1012,8	101,3	101,3	1,7
2	2025,6	202,6	202,6	3,4
3	2205,0	274,5	274,5	63,6

Tabela 4 – Erro v_{iof} máximo em [mV], com tolerância de 1 % dos resistores.

Fonte: autor

É visível que o LM358 possui erros máximos muito altos para os três circuitos amplificadores. No caso dos outros Op-Amps, o único circuito que entrega um erro razoavelmente alto é o com 3 Op-Amps. Assim, o Op-Amp escolhido para realizar os ensaios foi o TSB712 não só por ter um erro de *offset* aceitável, mas também por questões de disponibilidade.

Por outro lado, como o v_{iof} não tem grande influencia na saída do circuito de *offset* (equações 3.18 e 3.19), foi selecionado o LM358.

3.1.7 Simulações

Foram feitas simulações com os três circuitos amplificadores no LTSpice (figuras 10, 11 e 12) utilizando o modelo fornecido pela fabricante do TSB712. Foram feitas 3 simulações distintas por circuito onde a tensão V_{cc} é de 5 V, a tensão V_{offset} é de 1,65 V e tensão diferencial na entrada foi variada de -5 mV a $+5\text{ mV}$. Para as 3 simulações distintas por circuito foram usadas as seguintes condições:

- Resistores com valores nominais e $v_{iof} = 0\text{ }\mu\text{V}$;
- Resistores com tolerância para o maior G_{diff} e $v_{iof} = 300\text{ }\mu\text{V}$;
- Resistores com tolerância para o maior G_{diff} e $v_{iof} = -300\text{ }\mu\text{V}$.

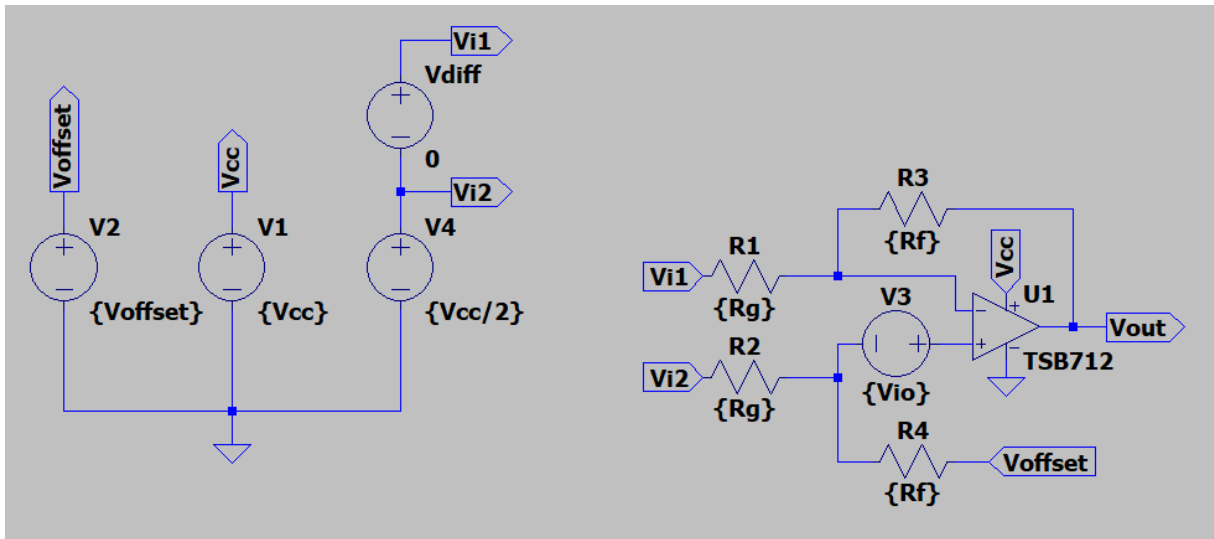


Figura 10 – Circuito da simulação com 1 Op-Amp e variação na tensão diferencial na entrada.

Fonte: autor

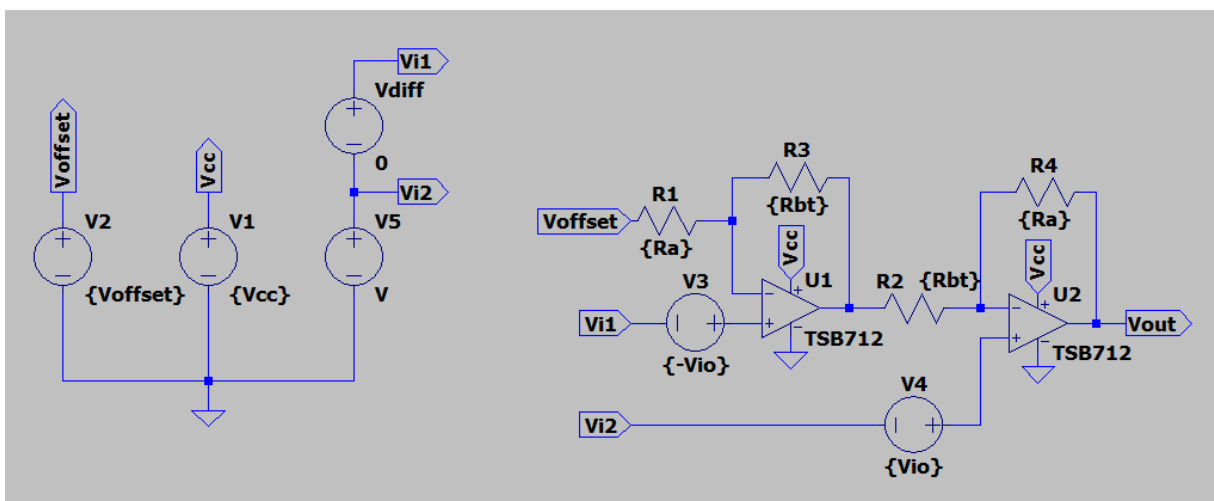


Figura 11 – Circuito da simulação com 2 Op-Amps e variação na tensão diferencial na entrada.

Fonte: autor

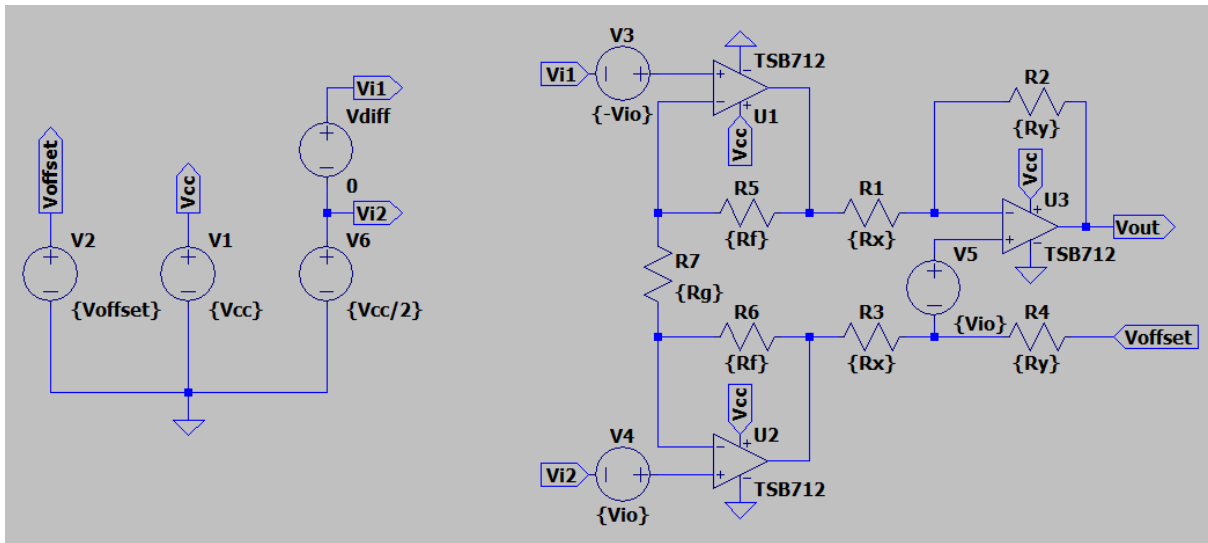


Figura 12 – Circuito da simulação com 3 Op-Amps e variação na tensão diferencial na entrada.

Fonte: autor

Os resultados das simulações dos circuitos das figuras 10, 11 e 12 foram plotados nas figuras 13, 14 e 15, respectivamente. Essas figuras possuem como eixo X a tensão diferencial de entrada do circuito amplificador ($V_{i1}-V_{i2}$ nas figuras 10, 11 e 12) e como eixo Y a saída do circuito amplificador relativa à tensão de *offset* ($V_{out}-V_{offset}$ nas figuras 10, 11 e 12). Nos três casos, é notável que os três circuitos amplificadores operam na região linear e com ganho constante quando aplicadas tensões diferenciais entre - 4 mV e 4 mV na entrada.

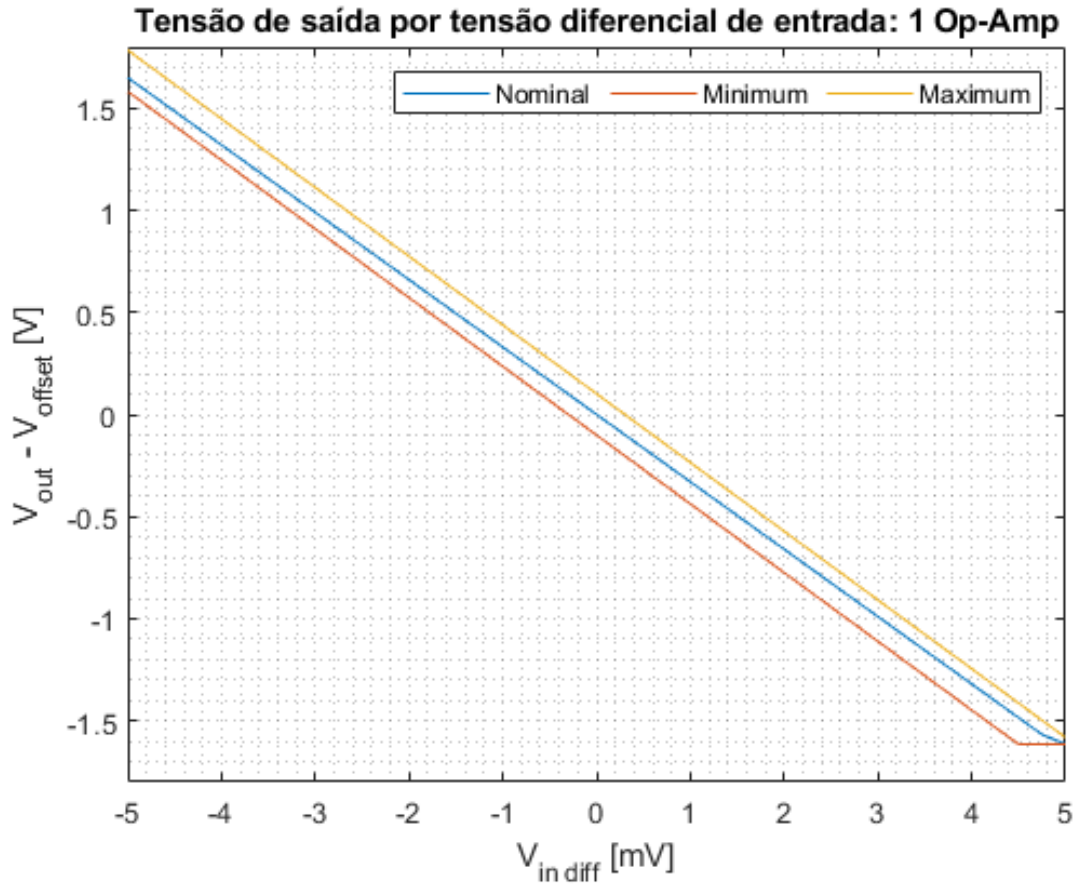


Figura 13 – Comparação entre caso nominal e casos com maior e menor saída.

Fonte: autor

Para determinar os ganhos, foram selecionados os pontos em -1 mV e 1 mV e utilizada a equação 3.20. Já as tensões de *offset* foram obtidas ao ver a tensão no ponto $V_{out}(0)$.

$$G_{diff} = \left| \frac{V_{out}(1mV) - V_{out}(-1mV)}{1m - (-1m)} \right|. \quad (3.20)$$

Para o circuito com 1 Op-Amp (10), os ganhos (G_{diff}) e *offsets* (v_{ioff}) observados foram:

- Nominal: $G_{diff} = 330,0$ [V/V]; $v_{ioff} = 0,0$ mV.
- Mínimo: $G_{diff} = 336,7$ [V/V]; $v_{ioff} = -101,3$ mV.
- Máximo: $G_{diff} = 336,7$ [V/V]; $v_{ioff} = 101,3$ mV.

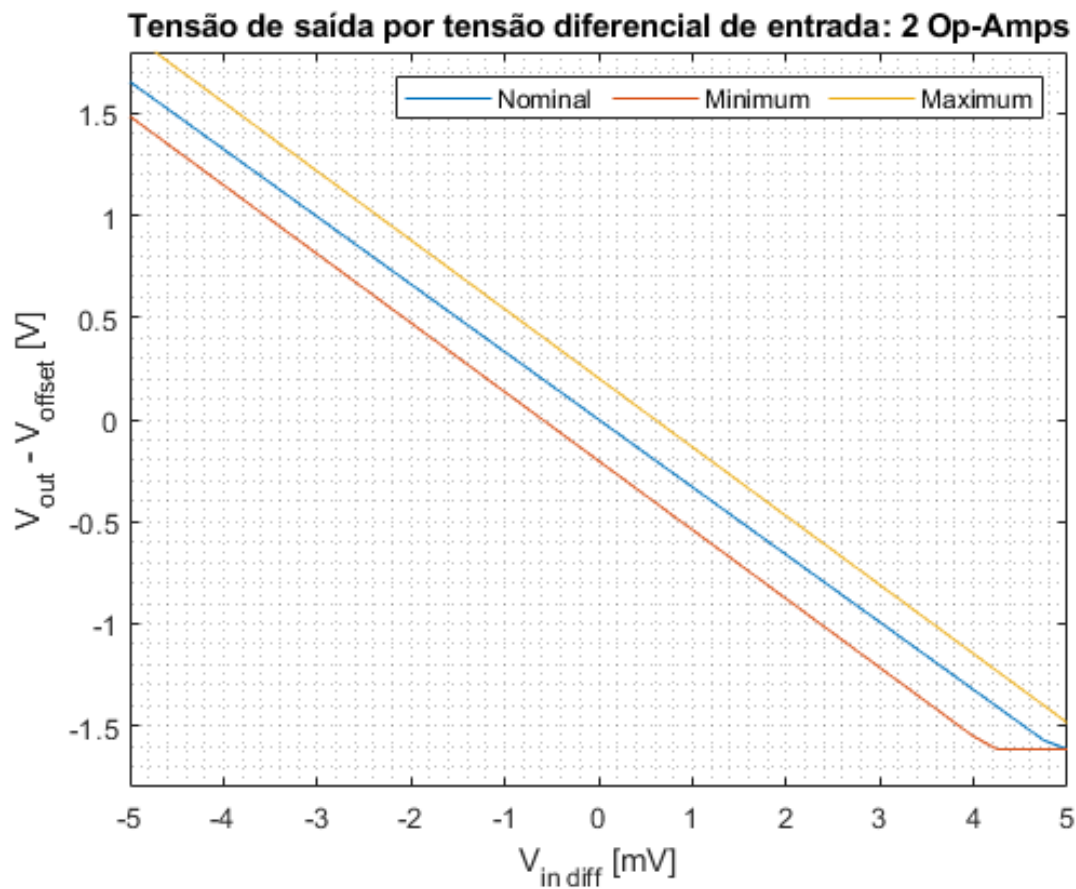


Figura 14 – Comparação entre caso nominal e casos com maior e menor saída.

Fonte: autor

Para o circuito com 2 Op-Amps (figura 11):

- Nominal: $G_{diff} = 331,0$ [V/V]; $v_{ioff} = 0,0$ mV.
- Mínimo: $G_{diff} = 337,7$ [V/V]; $v_{ioff} = -202,6$ mV.
- Máximo: $G_{diff} = 337,7$ [V/V]; $v_{ioff} = 202,6$ mV.

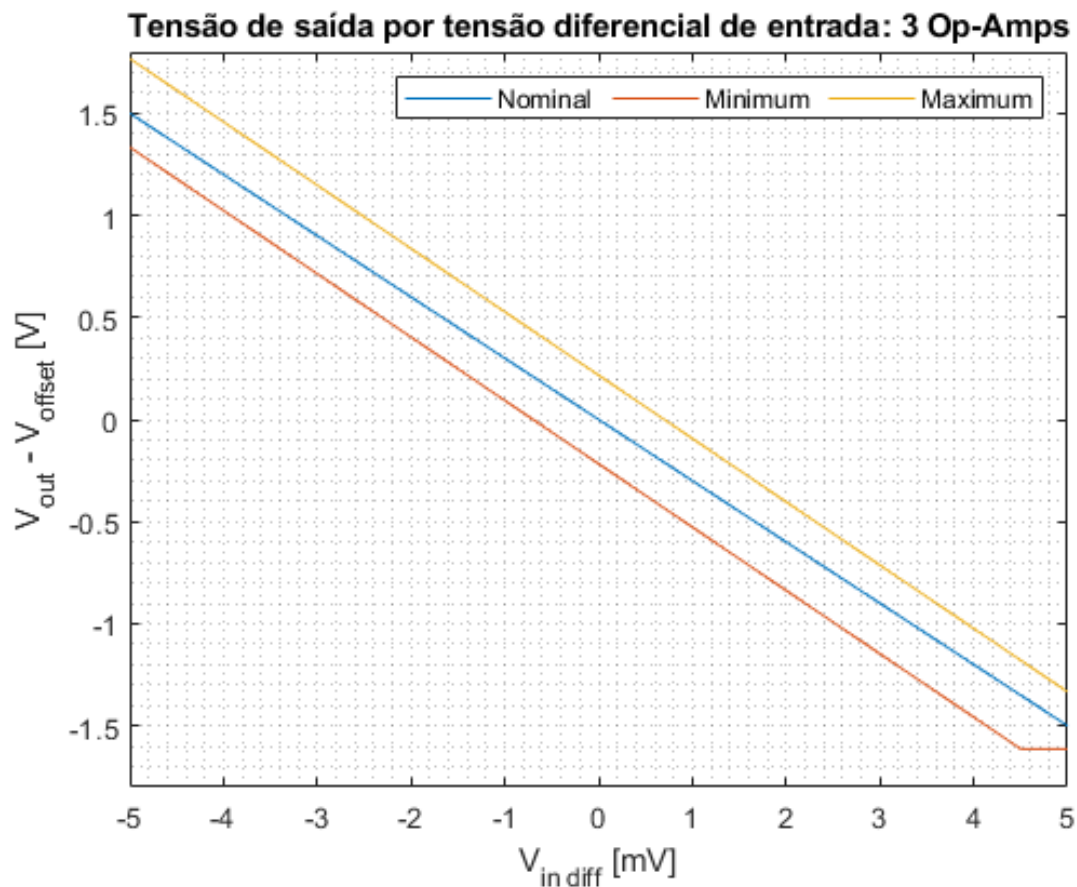


Figura 15 – Comparação entre caso nominal e casos com maior e menor saída.

Fonte: autor

Por fim, para o circuito com 3 Op-Amps (figura 12):

- Nominal: $G_{diff} = 300,0 \text{ [V/V]}$; $v_{ioff} = 0,0 \text{ mV}$.
- Mínimo: $G_{diff} = 310,2 \text{ [V/V]}$; $v_{ioff} = -217,0 \text{ mV}$.
- Máximo: $G_{diff} = 310,2 \text{ [V/V]}$; $v_{ioff} = 217,0 \text{ mV}$.

A fim de comparar os resultados das simulações com os das equações 3.3, 3.9, 3.13, 3.4, 3.10, 3.14, 3.6, 3.12 e 3.16, as contas foram refeitas para valores de resistências iguais aos das simulações e tolerâncias também de 1 %. Com isso foi montada a tabela 5.

Op-Amps	G_{nom} [V/V]	$G_{mín}$ [V/V]	$G_{máx}$ [V/V]	$v_{ioff\ máx}$ [mV]
1	330,0	326,7	333,3	101,3
2	331,0	324,4	337,6	202,6
3	300,0	293,4	306,1	274,5

Tabela 5 – Valores de ganho e *offsets* com resistores de 1% de tolerância

Fonte: autor

Com os resultados obtidos e as tolerâncias de ganho e erro de *offset* calculadas, podemos notar que apenas o ganho do circuito com 2 Op-Amps ficou dentro da margem indicada pelas contas (mesmo que possa ter ocorrido erros de arredondamento). Enquanto que tanto o ganho do circuito com 1 Op-Amp quanto o com 3 Op-Amps ficaram maiores do que indicado na tabela 5. Por outro lado, o erro de *offset* dos três circuitos ficou dentro da margem, sendo o do circuito de 3 Op-Amps o único que não ficou igual ao máximo indicado na tabela 5.

Para a resposta em frequência, foi colocada na entrada de cada circuito uma tensão senoidal de amplitude de 2 mV e variamos a frequência de 1 Hz até 100 kHz. Com isso, foram plotados diagramas de Bode com os resultados das simulações. No caso do circuito com 1 Op-Amp (figura 10), o diagrama de Bode é o da figura 16. Para o circuito com 2 Op-Amps (figura 11), o diagrama de Bode é o da figura 17. Por fim, para o circuito com 3 Op-Amps (figura 12), o diagrama de Bode é o da figura 18.

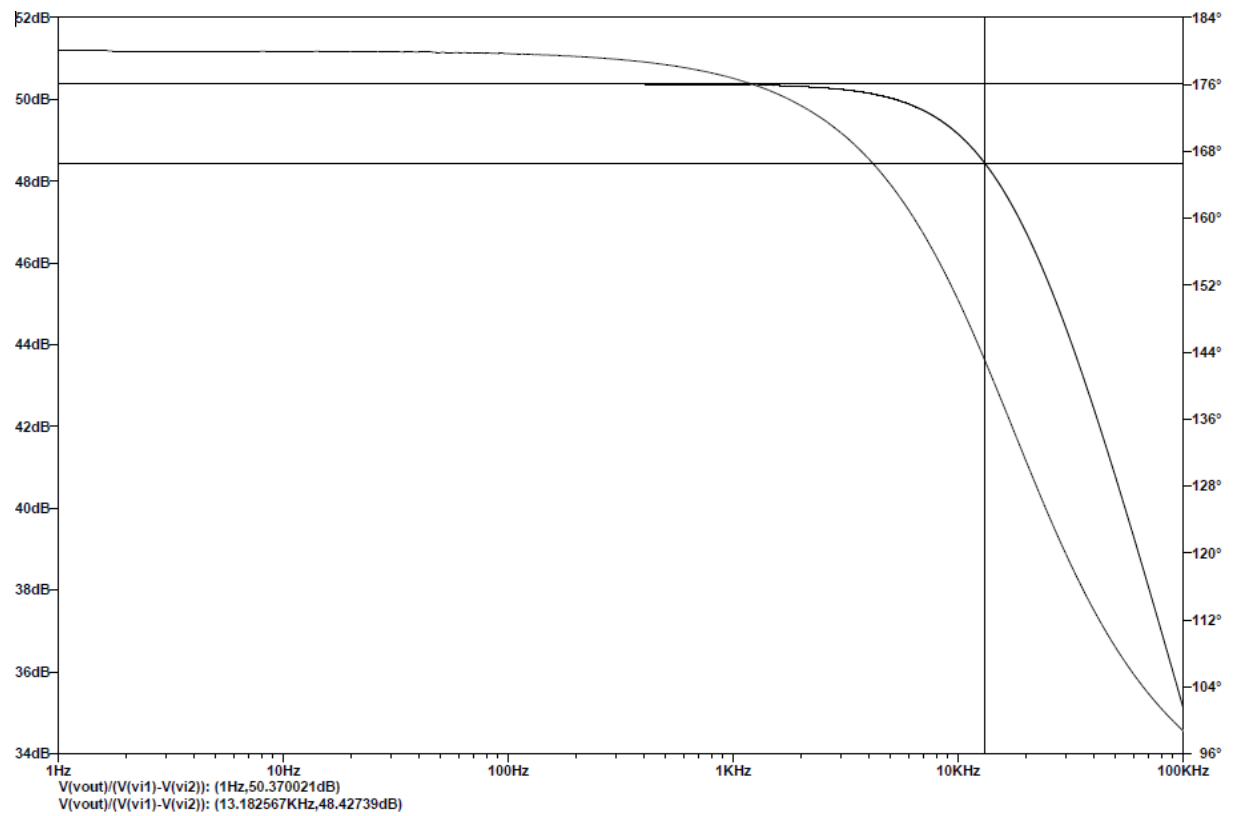


Figura 16 – Resposta em frequência do circuito com 1 Op-Amp

Fonte: auto

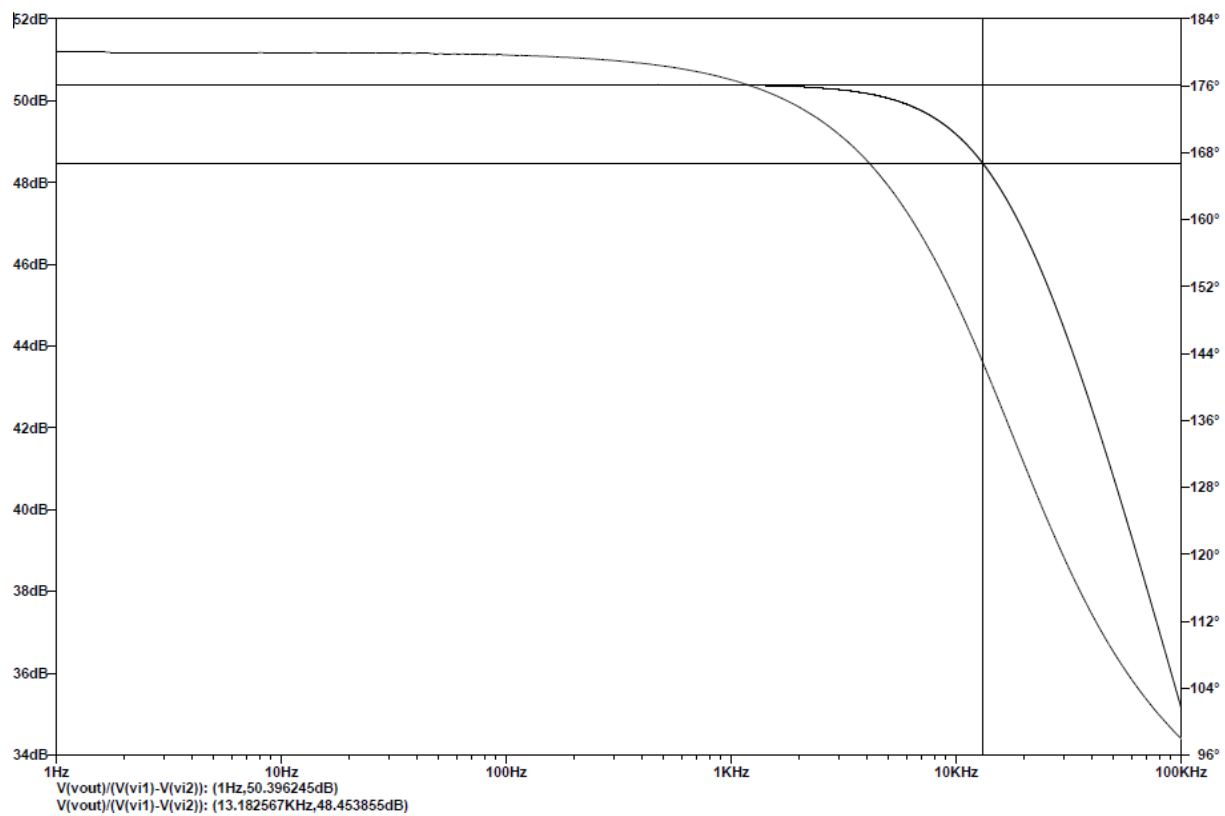


Figura 17 – Resposta em frequência do circuito com 2 Op-Amps

Fonte: auto

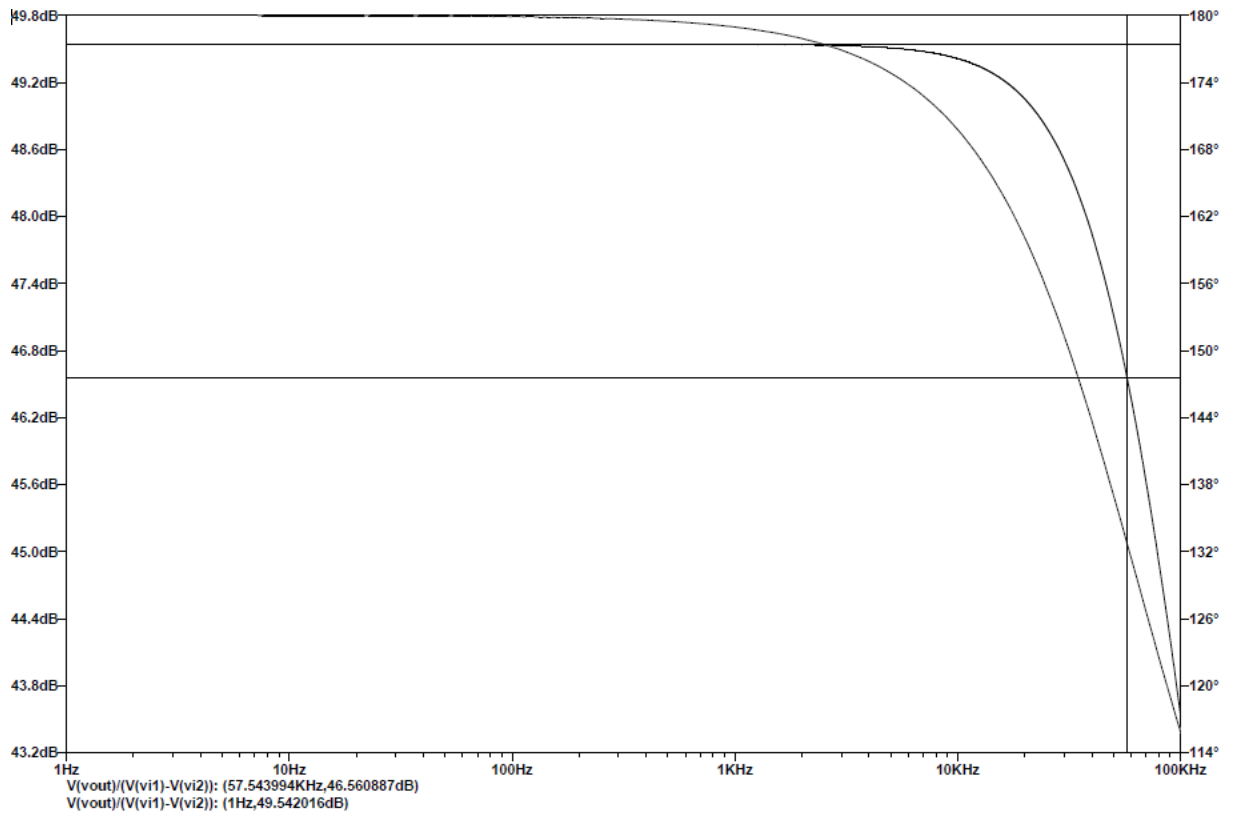


Figura 18 – Resposta em frequência do circuito com 3 Op-Amps

Fonte: auto

Ao posicionar cursores nos diagramas de Bode, também foi possível encontrar as frequências de corte dos circuitos. Para isso foi posicionado um cursor no ponto de frequência 1 Hz e outro no primeiro ponto em que a magnitude era 3 dB menor do que em 1 Hz. Com isso, as frequências de corte dos circuitos encontradas graficamente são de aproximadamente:

- 1 Op-Amp: 13,5 kHz;
- 2 Op-Amps: 13,5 kHz;
- 3 Op-Amps: 57,5 kHz.

Por fim, foi feita a simulação do circuito com 1 Op-Amp com a ponte de Wheatstone (figura 19) em duas configurações, uma utilizando resistores R_b de 120 Ω e outra utilizando resistores R_b de 350 Ω . A resistência variante é R_{sg} , com variação de -0,16% a +0,16% do valor de R_b usado em cada simulação.

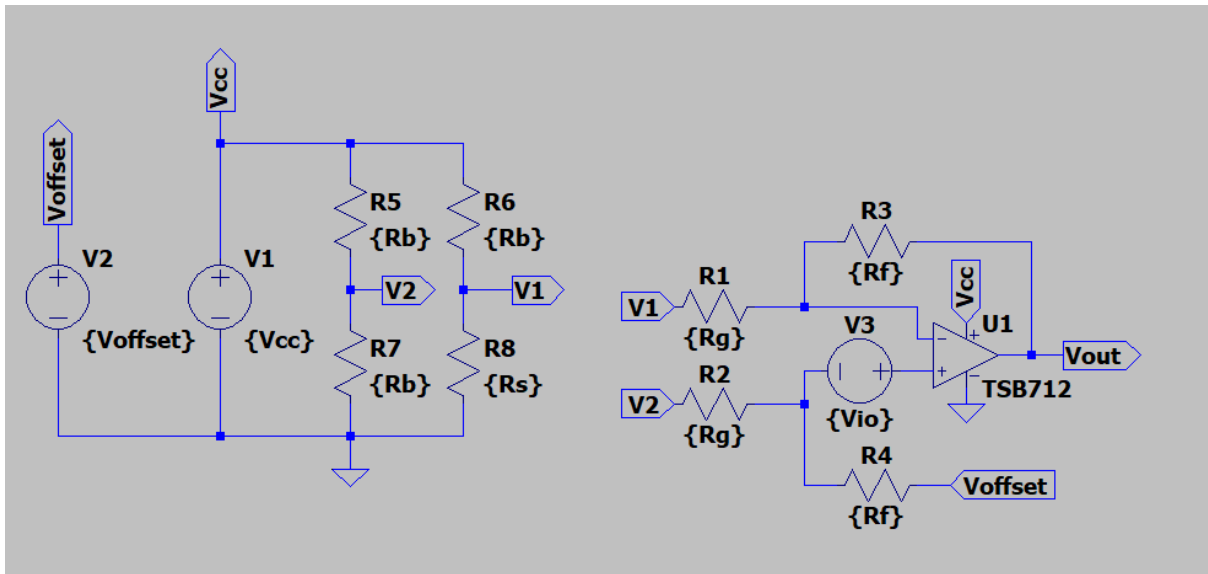


Figura 19 – Circuito da simulação com 1 Op-Amp e variação de resistência da ponte de Wheatstone.

Fonte: autor

Podemos ver o resultado dessas simulações na figura 20, onde o eixo Y é a saída do circuito amplificador em V e o eixo X é a variação da resistência R_{sg} em unidade adimensional.

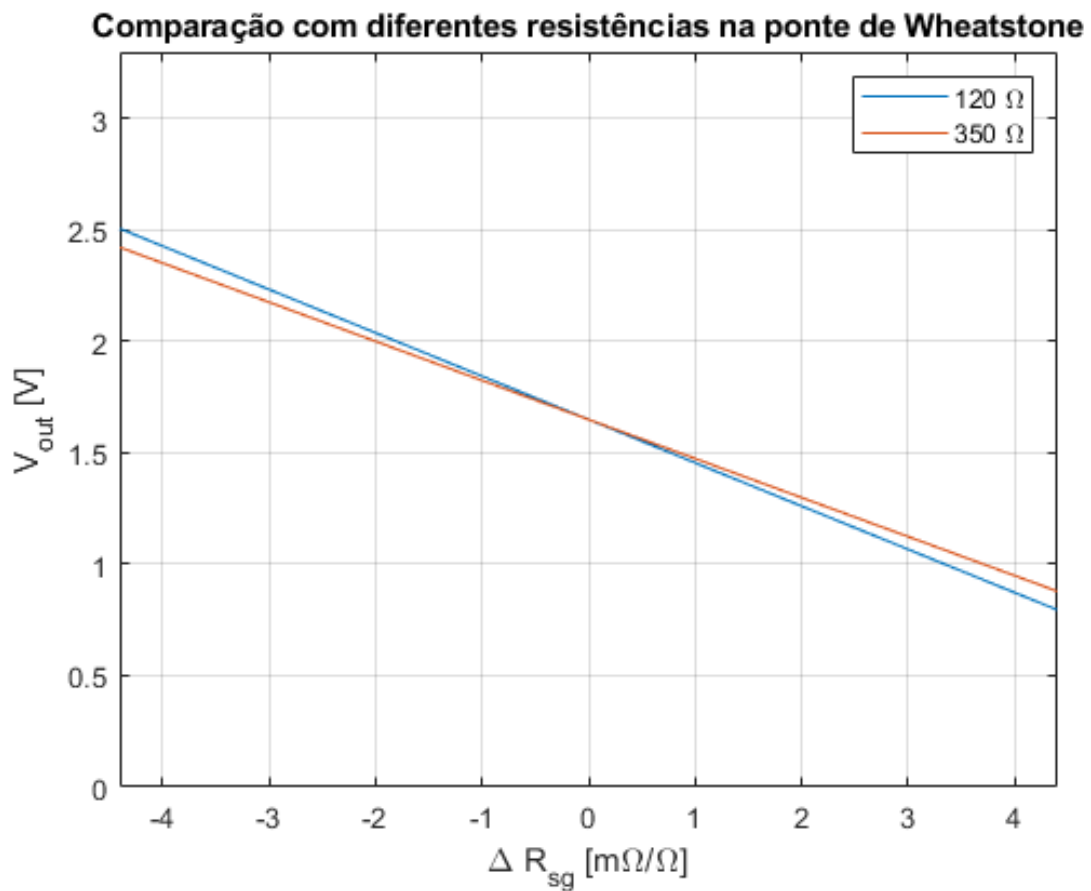


Figura 20 – Fonte: autor

Observe que há a redução do ganho na saída ao aumentar as resistências R_b e R_{sg} . Isso ocorre devido à menor impedância de entrada do amplificador relativa aos circuitos com 2 ou 3 Op-Amps, e consequente queda na tensão diferencial.

3.1.8 Medidas Experimentais

Para os testes, os circuitos foram soldados em placas de fenolite, como mostra a figura 21. Com isso, espera-se reduzir os erros de mal contato do circuito.

Como foram utilizados resistores com 5 % de tolerância por razões de disponibilidade, foi necessário calcular novamente os ganhos e erros *offset*, que estão na tabela 6.

Op-Amps	G_{nom} [V/V]	$G_{mín}$ [V/V]	$G_{máx}$ [V/V]	$v_{ioff\ máx}$ [mV]
1	330,0	313,5	346,5	109,2
2	331,0	297,9	364,1	218,4
3	300,0	269,7	330,3	531,3

Tabela 6 – Ganhos e erros de *offset* com resistores de 5 % de tolerância.

Fonte: autor

Tensão diferencial [mV]	Saída [V]
-5,3	1,82
-3,9	1,28
-2,3	0,68
-1,1	0,30
0,6	-0,23
1,6	-0,62
3,6	-1,27
5,5	-1,95

Tabela 7 – Medidas no circuito com 1 Amp Op.

Fonte: autor

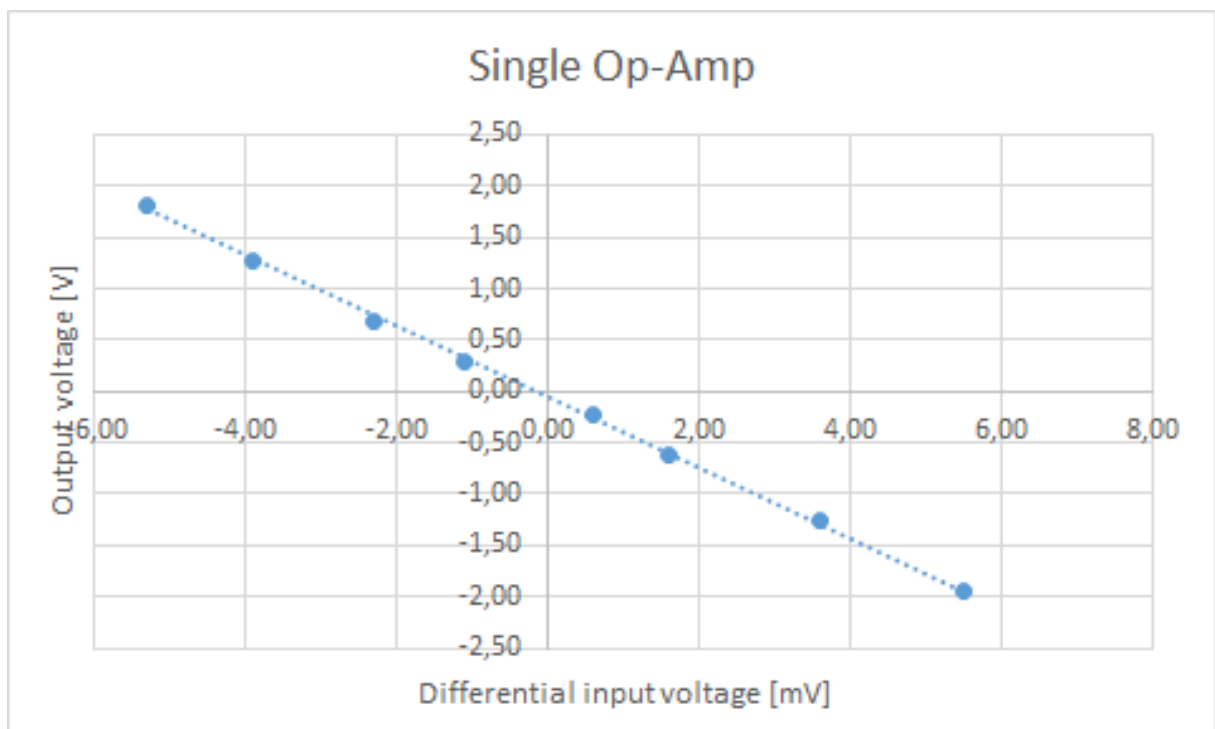


Figura 22 – Resultado 1 Amp Op.

Fonte: autor

Tensão diferencial [mV]	Saída [V]
-5,7	1,96
-3,7	1,28
-2,1	0,77
0,0	0,05
2,0	-0,70
4,3	-1,46
6,3	-2,12

Tabela 8 – Medidas no circuito com 2 Amp Ops.

Fonte: autor

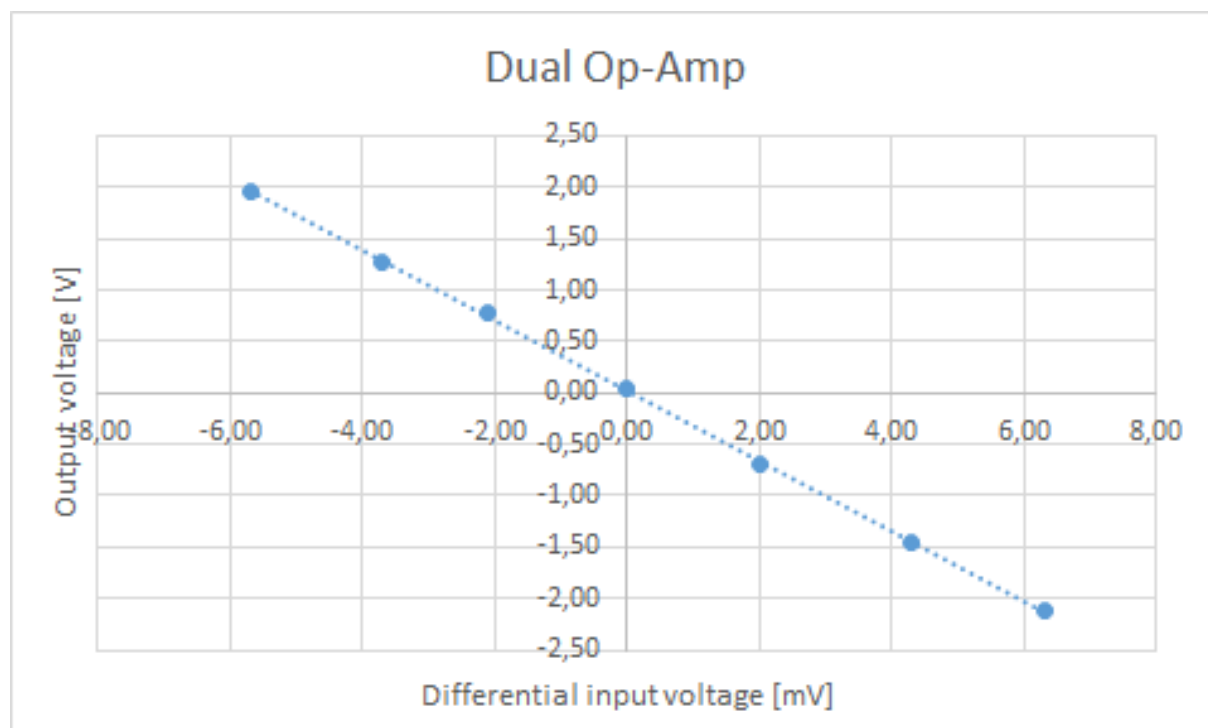


Figura 23 – Resultado 2 Amp Ops.

Fonte: autor

Tensão diferencial [mV]	Saída [V]
-8,1	2,42
-6,1	1,86
-3,7	1,13
-1,7	0,51
0,1	-0,06
2,1	-0,69
3,8	-1,21
6,2	-1,94
8,0	-2,32

Tabela 9 – Medidas no circuito com 3 Amp Ops.

Fonte: autor

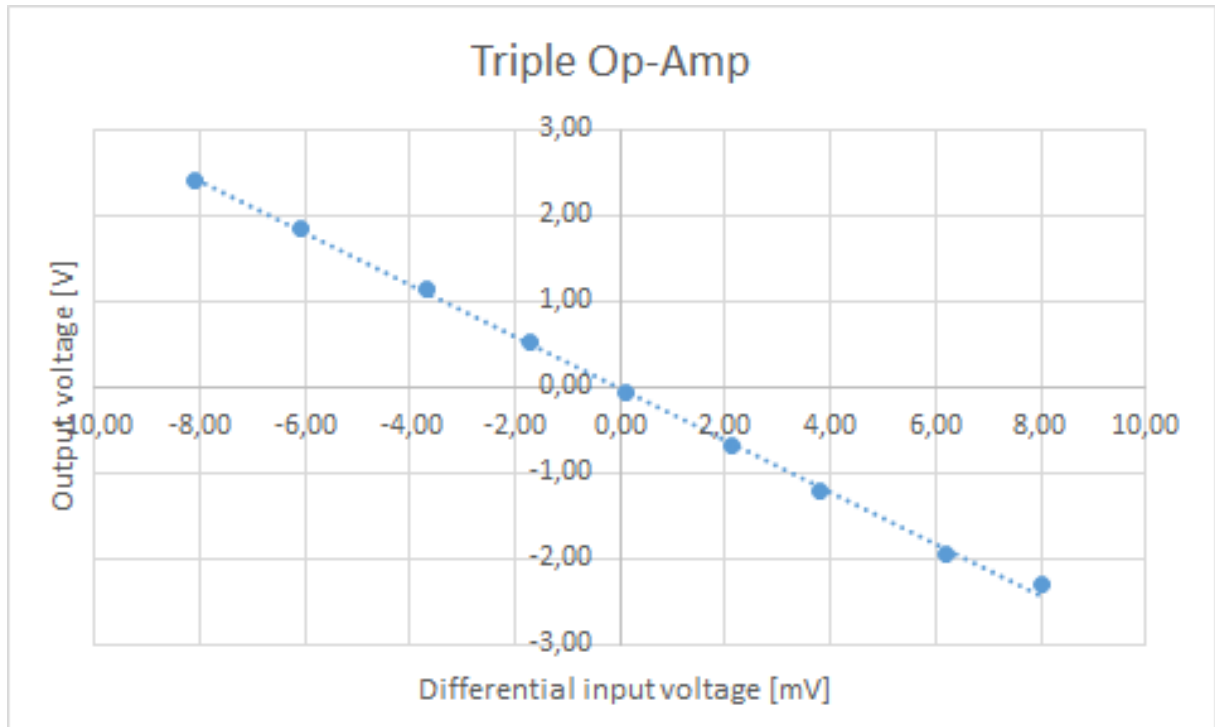


Figura 24 – Resultado 3 Amp Ops.

Fonte: autor

Op-Amps	$G_{\min}$ [V/V]	$G_{\max}$ [V/V]	G_{medido} [V/V]	$v_{\text{ioff máx}}$ [mV]	$v_{\text{ioff medido}}$ [mV]
1	313,5	346,5	344,3	109,2	-54,7
2	297,9	364,1	342,1	218,4	22,3
3	269,7	330,3	301,7	531,3	-13,2

Tabela 10 – Ganhos e *offsets* obtidos nos ensaios.

Fonte: autor

Com base nos resultados da tabela 10, vemos que, para todos os circuitos, os ganhos ficaram dentro da faixa de valores esperado e *offsets* abaixo do valor esperado. Assim, concluímos dos ensaios que as três opções de amplificadores são válidas para o projeto.

3.2 Projeto

Essa seção aborda as decisões tomadas para o projeto com base nos resultados das simulações e testes em bancada descritas na seção anterior, que levaram ao projeto do módulo visto na figura 25.

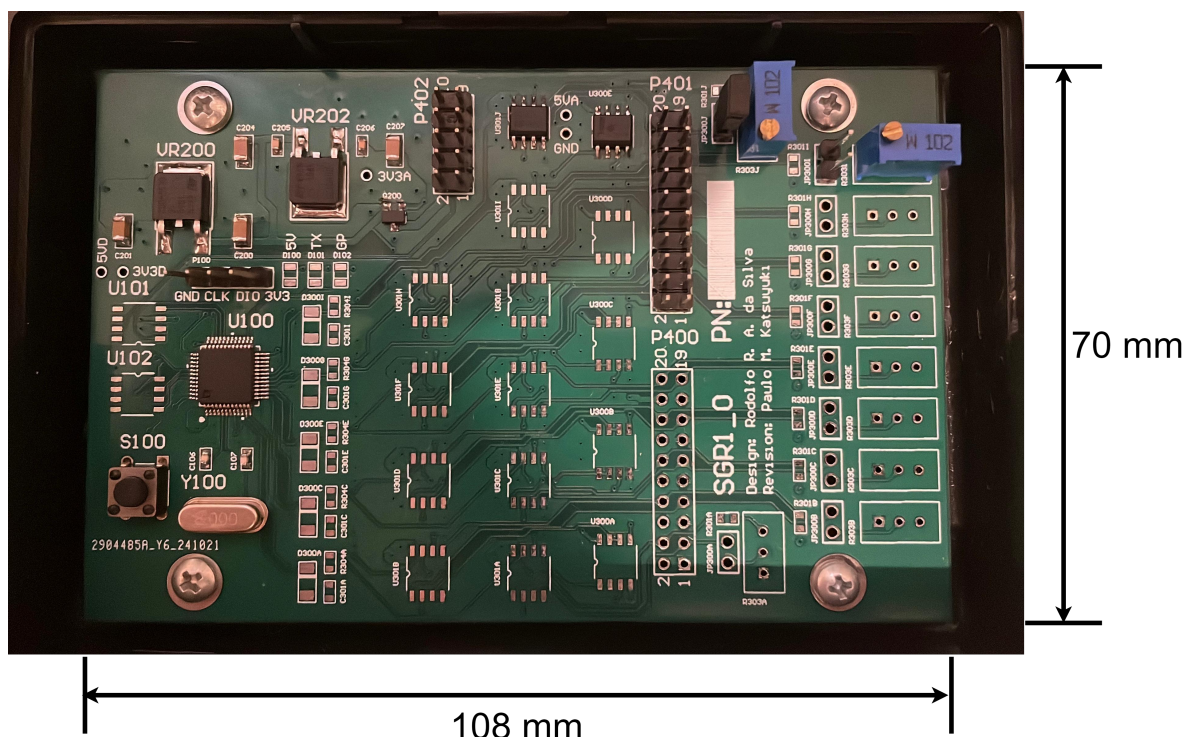


Figura 25 – Módulo desenvolvido nesse trabalho.

Fonte: autor

3.2.1 Seleção do circuito

Para o projeto final, foi selecionado o circuito com 2 Op-Amps (figura 7) pelos seguintes motivos:

- Possui uma impedância de entrada muito maior do que o circuito com 1 Op-Amp (figura 6), que é crucial para que o ganho com relação à grandeza medida não seja afetado pela queda de tensão diferencial da entrada;
- Menor erro teórico máximo proveniente do v_{iof} dos Op-Amps do que o circuito com 3 Op-Amps (figura 8, mesmo que não tenha sido o caso no teste em bancada, permitindo um maior aproveitamento da escala de leitura;
- Menor área ocupada em placa do que o circuito com 3 Op-Amps.

3.2.2 Microcontrolador

Para ler e processar os dados foi escolhido o microcontrolador STM32F103C8T6 por sua *footprint* de 7x7 mm, seu ADC de 12 bits com escala de 3,3 V e suporte em *hardware* para comunicação CAN, sendo necessário apenas o uso de um CI transceptor.

3.2.3 Seleção do ganho

Considerando a deformação máxima a ser medida, conformes os requisitos desejados, e que o *gauge factor* máximo dos *strain gauges* a serem utilizados é de 2,2, por meio das equações 2.1 e 2.4, chegamos que a máxima variação de tensão diferencial a ser medida pelo circuito é de 2,04 mV, causada pela peça com a maior deformação esperada. Enquanto que a máxima variação de tensão diferencial causada pela peça com menor deformação é de 0,55 mV.

Com isso, o ganho selecionado foi de 331, e os resistores utilizados tem os valores:

$$\begin{cases} R_{\alpha} = 1 \text{ k}\Omega; \\ R_{\beta} = 330 \text{ k}\Omega, \end{cases}$$

Ao consider o caso em que o ganho do circuito amplificador é 331 e o *gauge factor* do *strain gauge* é de 2,1, podemos calcular a escala em uso para o caso da peça com maior e da peça com menor deformação máxima por meio da equação 3.21.

$$Escala \text{ em uso} = \frac{\Delta V_{diff} \cdot G_{diff}}{V_{ADC}}. \quad (3.21)$$

Onde ΔV_{diff} é a máxima variação de tensão diferencial a ser medida, G_{diff} é o ganho do circuito amplificador e V_{ADC} é a escala de tensão do ADC.

Para o caso de um *gauge factor* de 2,1, devemos recalculas as variações máximas de tensões diferenciais (com base nas equações 2.1 e 2.4), que para a peça com maior deformação se torna 1,94 μV e para a peça com menor deformação, 0,52 μV . Assim, obtemos a escala em uso para a peça com maior deformação é de 19,5 % enquanto que para a peça com menor deformação é de 5,3 %.

Uma baixa utilização de escala pode ser benéfica ao deixar margem para a tolerâncias dos componentes da ponte de Wheatstone, que não deve saturar a saída do circuito amplificador.

Por questões de tamanho, custo e disponibilidade, foram utilizados resistores SMD 0603 com 1 % de tolerância. Logo, o circuito amplificador deve ter as seguintes características:

- $G_{diff} = 331 \pm 6,62 \text{ [V/V]}$;
- $|v_{ioff}| < 202,6 \text{ mV}$;
- $V_{cm \text{ erro}} < 34,0 \text{ mV}$.

3.2.4 Uso do algoritmo de *oversampling*

Com o intuito de conseguir um maior aproveitamento da escala casada ao ganho do amplificador, foi implementado um algoritmo de *oversampling* para que a leitura tenha uma resolução total de 15 bits (3 bits a mais do que a leitura normal do ADC).

Para fins de comparação, podemos usar a seguinte equação para calcular o passo de quantização da escala (valor dado por um LSB):

$$1 \text{ LSB} = \frac{V_{ADC}}{2^n}. \quad (3.22)$$

Onde n é o número total de bits. Assim, comparando o passo de quantização com e sem o uso do *oversampling*, temos:

$$\begin{cases} 1 \text{ LSB}_{sem \ ovs} = 2434,0 \text{ nV}; \\ 1 \text{ LSB}_{com \ ovs} = 304,3 \text{ nV}. \end{cases}$$

Com base no uso da escala do ADC calculada na subseção 3.2.3, podemos calcular o número de passos de quantização que são utilizados pela medida por meio da equação 3.21 seguinte equação:

$$N^\circ \text{ de LSBs} = \frac{2^n}{\text{Escala em uso}}.$$

Onde n é novamente a quantidade de bits da leitura. Assim temos que o número de passos de quantização para o caso da peça com menor deformação máxima, com e sem o uso do algoritmo de *oversampling* é:

$$\begin{cases} N^\circ \text{ de LSBs}_{sem \ ovs} = 216; \\ N^\circ \text{ de LSBs}_{com \ ovs} = 1732. \end{cases}$$

Levando em consideração a máxima taxa de amostragem a ser utilizada, o ADC foi configurado para amostrar em aproximadamente 167 kHz (divido entre os 10 canais), que resulta nas seguintes frequências:

$$\begin{cases} F_s = \frac{F_{ADC}}{10} = 16,7 \text{ kHz}; \\ F_{ovs} = \frac{F_s}{4^3} = 260,4 \text{ Hz}. \end{cases}$$

No caso a taxa de aquisição com *oversampling* sendo calculada por meio da equação 2.9.

3.2.5 Módulo

A PCB do módulo foi projetada com 4 camadas, sendo 2 delas planos de GND, com o intuito de facilitar o roteamento de trilhas e minimizar a susceptibilidade à ruídos externos.

Também, para reduzir o ruído, foram empregados filtros passa baixa nas saídas dos circuitos amplificadores com frequência de corte em $8,6\text{ kHz}$ e resistência de $390\ \Omega$. Essa baixa resistência se deve à necessidade de manter uma baixa impedância entre a fonte do sinal e o pino de entrada do ADC do microcontrolador como recomendado pelo *datasheet*. Assim, a frequência de corte real do filtro será menor

Os filtros também possuem diodos zener em paralelo com o capacitor para proteger o microcontrolador caso a saída de algum circuito amplificador ultrapasse $3,3\text{ V}$.

Para possibilitar a comunicação via rede CAN, foi utilizado o transceptor L9616 por sua capacidade de transmissão a 1 Mbps e questões de disponibilidade.

3.3 Validação

Foi realizado um ensaio para validar o ganho do circuito no módulo desenvolvido e outro para validar a leitura de deformação com *strain gauges*.

3.3.1 Ensaio do ganho

Nesse ensaio, o *strain gauge* foi substituído por um potenciômetro, o que permitiu variar a tensão diferencial na entrada do amplificador do módulo. Isso possibilita obter os parâmetros do circuito como nos ensaios da seção anterior.

Temos o resultado desse ensaio na 11 e a figura 26, na qual a reta foi traçada pelo método dos mínimos quadrados.

Tensão diferencial [mV]	Saída [V]
-3,5	1,18
-3,0	1,04
-2,6	0,89
0,8	-0,28
2,8	-0,96
4,5	-1,45

Tabela 11 – Leituras no módulo desenvolvido.

Fonte: autor

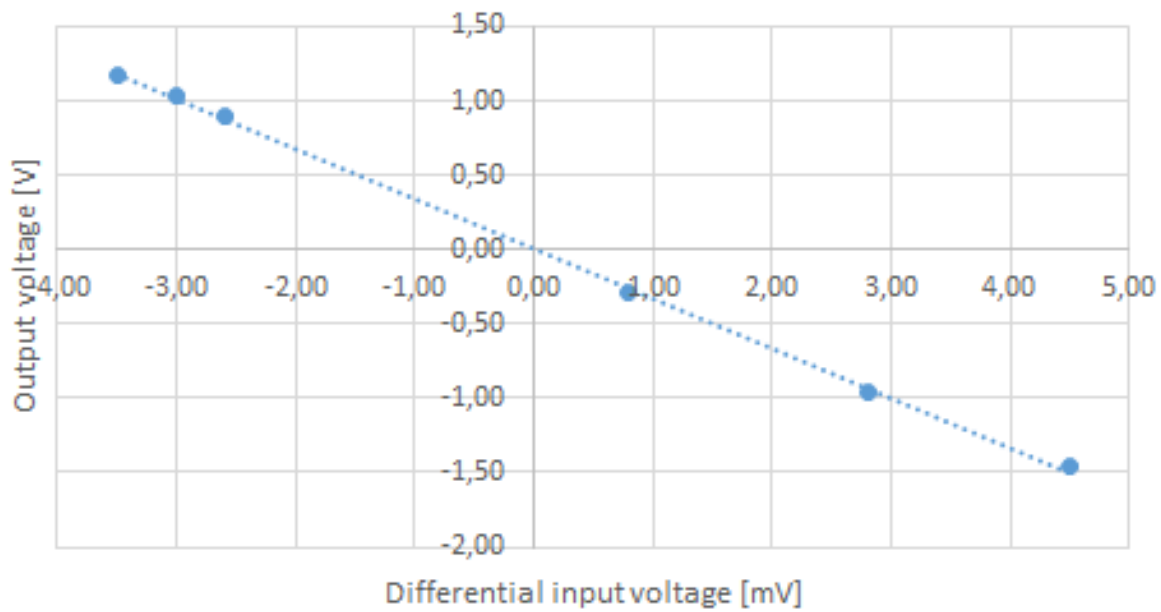


Figura 26 – Tensão de entrada por tensão de saída no circuito amplificador do módulo.

Fonte: autor

Com os dados medidos foi determinado que:

$$\begin{cases} G_{diff} = 334,6[V/V]; \\ v_{ioff} = 12,7 \text{ mV}. \end{cases}$$

3.3.2 Ensaio de leitura

Para esse ensaio, foi instalado um *strain gauge* em uma peça de alumínio 6061 sextavada e usada uma célula de carga para medir a força aplicada. A força de tração foi aplicada por meio de uma catraca para prender carga, de forma que as duas extremidades do sistema permanecem fixas, conforme mostra a figura 27, enquanto que a força é mostrada em um *display* como visto na figura 28.

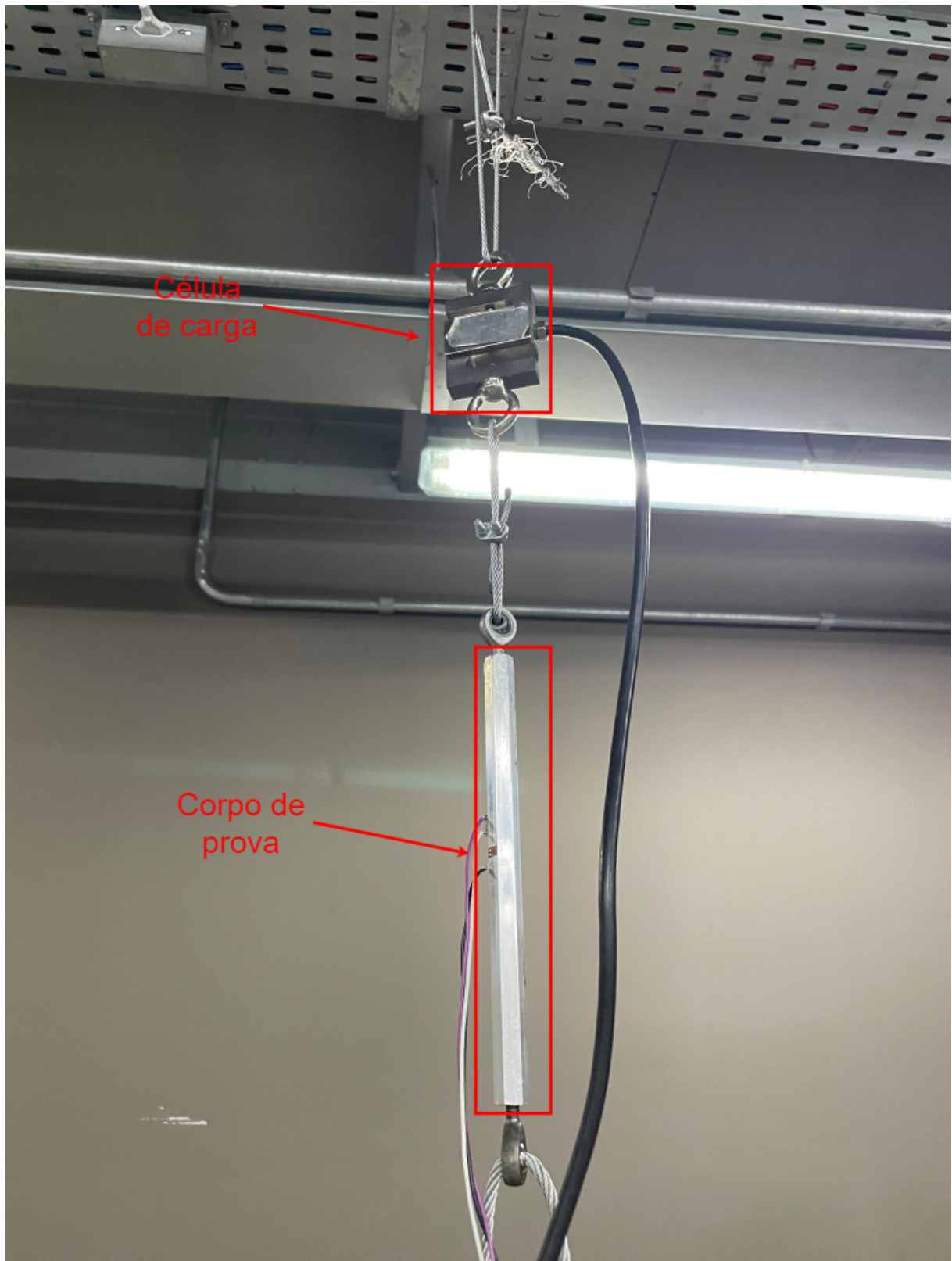


Figura 27 – Célula de carga em série com corpo de prova.

Fonte: autor

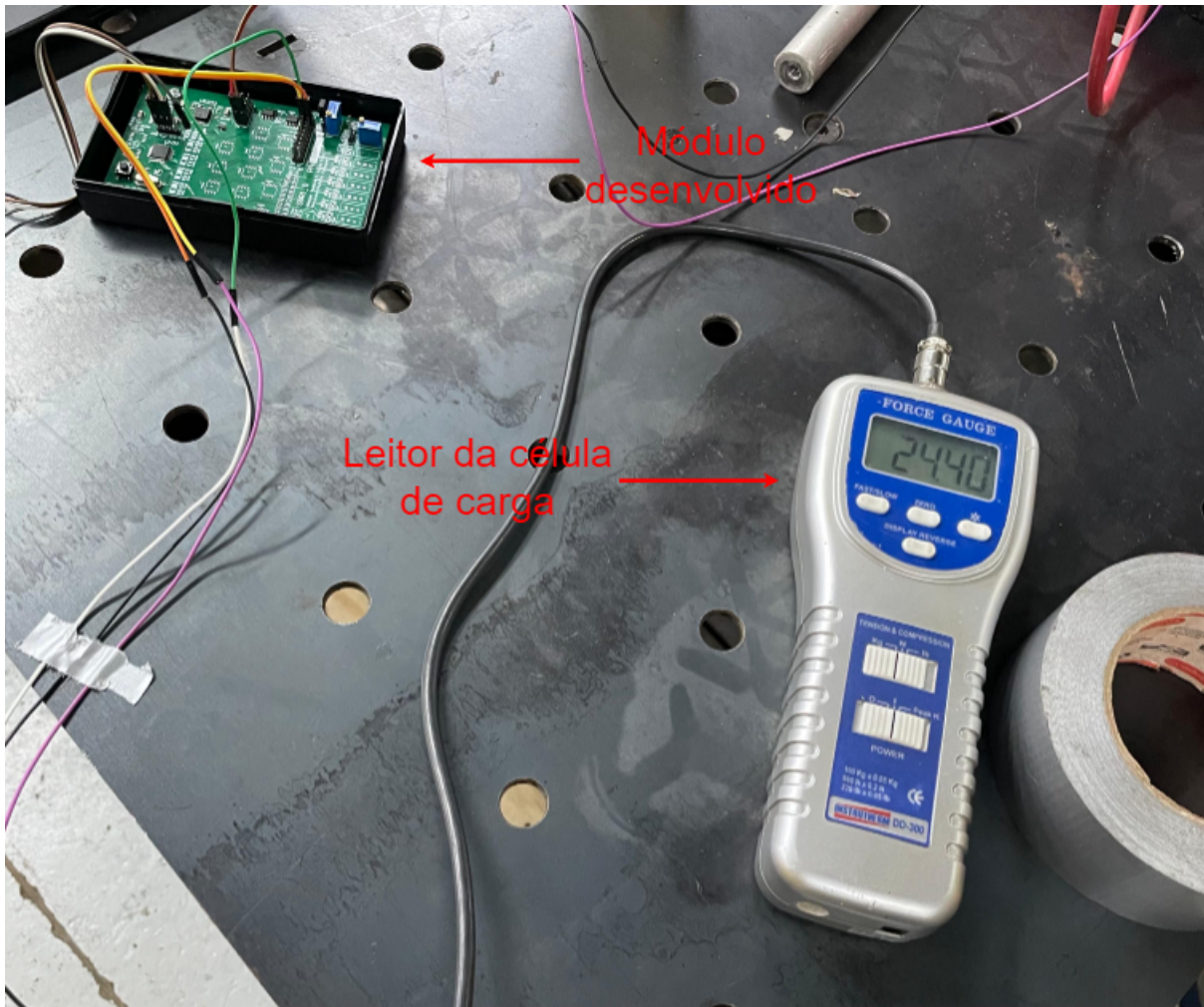


Figura 28 – Módulo desenvolvido e *display* para célula de carga.

Fonte: autor

De início, foi considerado que os valores dos parâmetros do ensaio são:

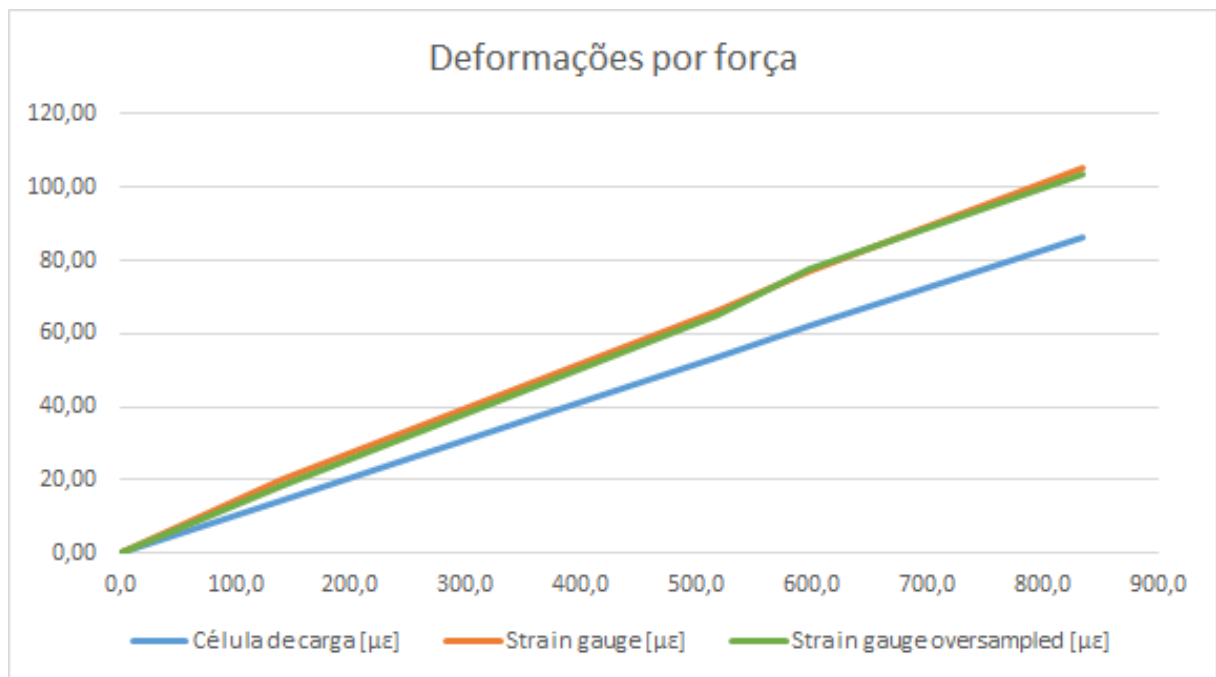
- $A = 141,9 \text{ mm}^2$;
- $E = 68 \text{ GPa}$;
- $GF = 2,1$;
- $V_{cc} = 5,0 \text{ V}$;
- $G_{diff} = 334,6 \text{ [V/V]}$.

Para o cálculo teórico da deformação foram utilizadas as equações 2.11 e 2.12. Já para o cálculo com base na leitura do módulo, foram utilizadas as equações 2.5 e 2.6. Por fim, a tabela 12 foi montada com base nos valores calculados e medidos, depois feito o gráfico da figura 29.

Peso [N]	Teórico [$\mu\epsilon$]	Medida (sem ovs) [$\mu\epsilon$]	Medida (com ovs) [$\mu\epsilon$]
0,0	0,0	0,00	0,00
140,3	14,54	20,18	18,57
517,0	53,58	66,06	64,78
598,4	62,02	77,06	77,73
833,9	86,42	105,50	103,41

Tabela 12 – Força aplicada e deformação resultante.

Fonte: autor

Figura 29 – Deformações medidas com *strain gauge*.

Fonte: autor

Com base no Figura 29, é visível que há erro no valor de deformação aferido pelo *strain gauge*, mas a leitura varia linearmente com a variação da força aplicada.

4 ANÁLISE DE RESULTADOS

4.1 Circuito amplificador

Com base nos cálculos e ensaios realizados, foi decidido que em termos de funcionalidade, os três circuitos amplificadores estudados poderiam ser aplicados no projeto. Estão listados a seguir os pontos positivos e negativos de cada circuito:

- Amplificador Diferencial (1 Op-Amp):
 - Positivos:
 - * Menor erro de ganho diferencial;
 - * Menor erro de *offset*;
 - * Menor quantidade de componentes e espaço ocupado em placa;
 - Negativos:
 - * $Z_{in\ diff}$ relativamente baixa;
- Amplificador Instrumental (2 Op-Amps):
 - Positivos:
 - * Z_{in} muito alta;
- Amplificador Instrumental (3 Op-Amps):
 - Positivos:
 - * Z_{in} muito alta;
 - * Maior frequência de corte;
 - Negativos:
 - * Maiores erros possíveis entre os três circuitos (ganho e *offset*);
 - * Maior quantidade de componentes e espaço ocupado em placa;

Com base nos cálculos dos parâmetros, o circuito com 3 Op-Amps (figura 8), apesar de apresentar bons resultados no ensaio, é aquele que possui as características com maior desvio do valor nominal, fazendo com que fosse desconsiderado, mesmo possuindo a maior frequência de corte.

Já no caso do circuito com 2 Op-Amps (figura 7), é visto que não possui vantagens em relação ao circuito com 1 Op-Amp (figura 6). No entanto, não possui a desvantagem da baixa impedância $Z_{in\ diff}$, o que faria necessário levar em consideração a queda de tensão diferencial na ponte de Wheatstone, adicionando um passo na etapa de comissionamento.

4.2 Testes com o módulo

No teste em bancada para obter o ganho os resultados foram satisfatórios, sendo que tanto o ganho quanto o erro de *offset* do circuito amplificador estavam dentro da margem de tolerância.

Já no teste com o *strain gauge*, foram vistas discrepâncias de 20 % a 25 % ao comparar a deformação teórica com a medida. Isso não quer dizer que o módulo não funciona corretamente, mas que os resultados podem ter sido afetados pela própria geometria imperfeita do corpo de prova ou que ele pode ter tido suas fixações fora do eixo axial, assim afetando a área transversal efetiva, sendo um exemplo possível disso o da figura 30.

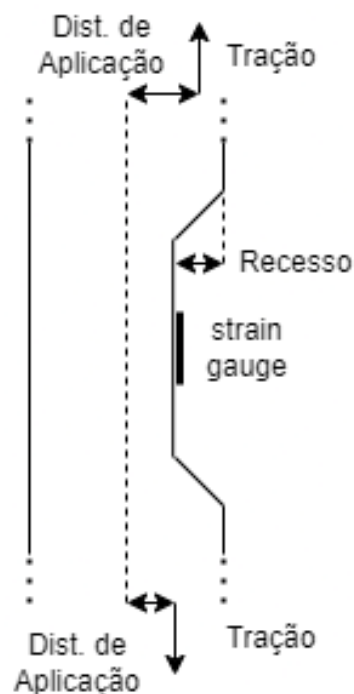


Figura 30 – Diagrama de forças no corpo de prova imperfeito.

Fonte: autor

4.3 Projeto

Mesmo que não tenha sido possível medir precisamente a deformação no corpo de prova, por causa da variação observada entre a força aplicada e a deformação medida, o módulo possui capacidade de ler a deformação desde que seja feita uma calibração inicial.

Por outro lado, não foi possível validar a eficácia do algoritmo de *oversampling* somente com os dados do ensaio de tração por não ter um método definido para avaliar o quanto ruídos podem ter afetado as leituras.

O custo dos materiais do projeto esta apresentado na tabela 13. Por motivos de

documentação, foram incluídos também os componentes fornecidos pela equipe EESC USP Formula SAE.

Peça	Preço	Moeda
PCB	11,50	USD
microproc.	6,08	USD
TSB712s	14,80	USD
Demais componentes	250,00	BRL

Tabela 13 – Custo dos materiais do projeto, preços podem variar

Fonte: autor

Para comparar características do módulo desenvolvido nesse trabalho e um módulo comercial, foi selecionado o módulo NI-9236 da National Instruments e montada a tabela 14 com algumas características arbitrárias de ambos os módulos.

	NI-9236	Módulo próprio
Nº de canais	8	10
Escala de entrada [mV]	$\pm 29,4$	$\pm 4,5$
Bits de resolução	24	15
Quantização da escala [nV]	3,5	304,3
Taxa de aquisição [Hz]	10k	260
Custo [USD]	2988,00 + frete e taxas	$\approx 90,00$ em materiais

Tabela 14 – Comparação entre módulos

Fonte: autor

Apesar de o módulo da National Instruments possuir características muito melhores no quesito de escala, taxa de aquisição e bits de resolução, ele possui também um custo proibitivo para algumas aplicações. Como o módulo desenvolvido nesse projeto foi feito com requisitos específicos em mente, ele deve ser capaz de suprir as necessidades estabelecidas, muito inferiores as que características apresentadas pelo módulo da National Instruments, com um custo muito menor.

Como um dos requisitos era de ter uma taxa de amostragem de pelo menos 250 Hz, sendo mais do que isso desnecessário, a taxa de aquisição máxima com *oversampling* ficou acima do requisito. Caso fosse preciso taxa maior, seriam necessárias alterações no *firmware* para desabilitar canais, ou reduzir o número de bits extras do *oversampling*, ou até mesmo um novo projeto com outro ADC.

5 CONCLUSÃO

Nesse trabalho foi desenvolvido um módulo para aquisição de forças pelo uso de *strain gauges*. Para isso foram feitos o projeto, simulações e ensaio dos circuitos amplificadores apresentados em (Piraud, 2014). Após isso, foi desenvolvida uma PCB com o circuito selecionado e microcontrolador executando um algoritmo de *oversampling*, para aumentar a resolução das leituras, e conduzidos ensaios para poder avaliar sua efetividade.

Com base nos resultados das simulações dos circuitos amplificadores, os ganhos dos circuitos com 1 e 3 AmpOps, quando usada a combinação de resistores que proporciona o máximo ganho do circuito, os seus ganhos ficaram maiores do que os ganhos máximos calculados (visto na tabela 5), enquanto que todos os erros devido a tensão de *offset* ficaram abaixo do máximo. No entanto, nos ensaios não houve problemas com ganhos ou *offsets* fora dos limites calculados. Isso indica que os circuitos testados em bancada podem ter sido uma exceção, já que seus ganhos e *offsets* ficaram dentro dos limites esperados (visto na tabela 10).

O circuito do módulo amplificador também operou dentro dos limites calculados de ganho e *offset* no teste em bancada. Ele também foi capaz de medir valores de deformação próximos aos valores calculados pelo método indicado por (Norton, 2013). Sendo assim, ele é capaz de medir forças com base na deformação de *strain gauges*, mas exige calibrações iniciais.

Infelizmente não foi possível validar a eficácia do algoritmo de *oversampling* por meio dos ensaios realizados com *strain gauge* (tabela 12). Além disso, no caso de necessitar de maiores taxas de amostragem, é necessário reduzir a quantidade de bits estimados pelo algoritmo de *oversampling*. Se necessário maior resolução, deve-se reduzir mais a taxa de amostragem. Por fim, para o caso de ser necessário tanto uma taxa de amostragem quanto uma resolução maiores, a única alternativa é o projeto de outro módulo com outro ADC.

O projeto teve um custo relativamente baixo e atende aos requisitos estabelecidos para realizar a leitura de forças. Consequentemente, sua performance não é realmente comparável com a de um módulo comercial com o preço ordens de grandeza maior.

Para sugestões de trabalhos futuros, ficam estudos para validar a eficácia do algoritmo de *oversampling* e comparações com outras maneiras para aumentar a escala de leitura (seja pelo uso de um ADC com maior resolução ou até circuitos integrados dedicados para leitura de *strain gauges*, levando em consideração o custo das alternativas), avaliar a performance e susceptibilidade a ruído da PCB desenvolvida por meio de simulações, e utilizar o módulo desenvolvido para aferir forças para validações estruturais (por exemplo em um carro de Formula SAE).

REFERÊNCIAS

NORTON, R. L. **Projeto de Máquinas**. [*S.l.: s.n.*]: Bookman, 2013.

PIRAUD, S. C. **Signal conditioning, differential to single-ended amplification**. [*S.l.*], 2014. Último acesso em 29 de outubro de 2024. Disponível em: https://www.st.com/resource/en/application_note/an4586-signal-conditioning-differential-to-singleended-amplification-stmicroelectronics.pdf.

SEDRA, A. S.; SMITH, K. C. **Microelectronic Circuits**. 7th. ed. [*S.l.: s.n.*]: Oxford University Press, 2015.

STMICROELECTRONICS. **How to use ADC Oversampling techniques to improve signal to-noise ratio on STM32 MCUs**. [*S.l.*], 2023. Último acesso em 29 de outubro de 2024. Disponível em: https://www.st.com/resource/en/application_note/an5537-how-to-use-adc-oversampling-techniques-to-improve-signaltonoise-ratio-on-stm32-mcus-stmic.pdf.